

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日      2002年12月12日  
Date of Application:

出願番号      特願2002-360978  
Application Number:

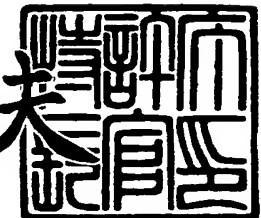
[ST. 10/C] : [JP2002-360978]

出願人      セイコーユーポン株式会社  
Applicant(s):

2003年10月 3日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



【書類名】 特許願  
【整理番号】 J0094432  
【提出日】 平成14年12月12日  
【あて先】 特許庁長官殿  
【国際特許分類】 G09G 3/30  
【発明者】  
【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内  
【氏名】 河西 利幸  
【特許出願人】  
【識別番号】 000002369  
【氏名又は名称】 セイコーエプソン株式会社  
【代理人】  
【識別番号】 100095728  
【弁理士】  
【氏名又は名称】 上柳 雅誉  
【連絡先】 0266-52-3139  
【選任した代理人】  
【識別番号】 100107076  
【弁理士】  
【氏名又は名称】 藤綱 英吉  
【選任した代理人】  
【識別番号】 100107261  
【弁理士】  
【氏名又は名称】 須澤 修  
【手数料の表示】  
【予納台帳番号】 013044  
【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0109826

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電気光学装置、電気光学装置の駆動方法および電子機器

【特許請求の範囲】

【請求項 1】

電気光学装置において、

複数の走査線と、

複数のデータ線と、

前記走査線と前記複数のデータ線との交差に対応して配置された複数の画素と

前記走査線に走査信号を出力することにより、データの書き込み対象となる画素に対応する前記走査線を選択する走査線駆動回路と、

前記走査線駆動回路と協働し、前記書き込み対象となる画素に対応する前記データ線にデータを出力するデータ線駆動回路とを有し、

前記画素のそれぞれは、

駆動電流に応じた輝度で発光する電気光学素子と、

前記データ線を介して供給されたデータを保持する保持手段と、

前記保持手段で保持されたデータに応じて、前記電気光学素子に供給する駆動電流を設定する駆動素子と、

前記書き込み対象となる画素に対応する前記走査線の選択されてから、当該走査線が次に選択されるまでの期間において、前記駆動電流の電流経路の遮断を繰り返す制御素子と

を有することを特徴とする電気光学装置。

【請求項 2】

電気光学装置において、

複数の走査線と、

複数のデータ線と、

前記走査線と前記データ線との交差に対応して配置された複数の画素と、

前記走査線に走査信号を出力することにより、データの書き込み対象となる画素に対応する前記走査線を選択する走査線駆動回路と、

前記走査線駆動回路と協働し、前記書込対象となる画素に対応する前記データ線にデータを出力するデータ線駆動回路とを有し、

前記画素のそれぞれは、

駆動電流に応じた輝度で発光する電気光学素子と、

前記データ線を介して供給されたデータに応じた電荷を蓄積することにより、データの書き込みが行われるキャパシタと、

前記キャパシタに蓄積された電荷に応じて、駆動電流を設定し、当該駆動電流を前記電気光学素子に供給する駆動トランジスタと、

前記書込対象となる画素に対応する前記走査線が選択されてから、当該走査線が次に選択されるまでの期間において、前記駆動電流の電流経路の遮断を繰り返す制御トランジスタと

を有することを特徴とする電気光学装置。

#### 【請求項 3】

前記データ線駆動回路は、前記データ線に対して、データ電流としてデータを出力し、

前記画素のそれぞれは、プログラミングトランジスタをさらに有し、

前記プログラミングトランジスタは、自己のチャネルに前記データ電流が流れることにより発生するゲート電圧に基づいて、前記キャパシタに対するデータの書き込みを行うことを特徴とする請求項 2 に記載された電気光学装置。

#### 【請求項 4】

前記データ線駆動回路は、前記データ線に対して、データ電圧としてデータを出力し、

前記キャパシタに対するデータの書き込みは、前記データ電圧に基づいて行われることを特徴とする請求項 2 に記載された電気光学装置。

#### 【請求項 5】

前記制御トランジスタは、前記走査線駆動回路より出力されるパルス信号によって導通制御され、

前記走査線駆動回路は、前記書込対象となる画素に供給する前記走査信号と同期して、当該書込対象となる画素に供給する前記パルス信号を、高レベルと低レ

ベルとが交互に繰り返されるパルス状にすることを特徴とする請求項2から4のいずれかに記載された電気光学装置。

【請求項6】

電気光学装置において、

複数の走査線と、

複数のデータ線と、

前記走査線と前記データ線との交差に対応して配置された複数の画素と、

前記走査線に第1の走査信号を出力することにより、データの書込対象となる画素に対応する前記走査線を選択するとともに、前記第1の走査信号と同期した第2の走査信号と、前記第1の走査信号と同期したパルス信号とを出力する走査線駆動回路と、

前記走査線駆動回路と協働し、前記書込対象となる画素に対応する前記データ線にデータ電流を出力するデータ線駆動回路とを有し、

前記画素のそれぞれは、

ソースまたはドレインの一方の端子が前記データ線に接続され、前記第1の走査信号によって制御される第1のスイッチングトランジスタと、

ソースまたはドレインの一方の端子が前記第1のスイッチングトランジスタの他方の端子に接続され、前記第2の走査信号によって制御される第2のスイッチングトランジスタと、

前記第2のスイッチングトランジスタの他方の端子に接続されたキャパシタと

ドレインが前記第1のスイッチングトランジスタの前記他方の端子と前記第2のスイッチングトランジスタの前記一方の端子とに共通接続され、ゲートが前記第2のスイッチングトランジスタの他方の端子と前記キャパシタとに共通接続され、前記データ電流に応じた電荷を自己のゲートに接続された前記キャパシタに蓄積させるプログラミングトランジスタと、

前記プログラミングトランジスタと対になってカレントミラー回路を構成し、ゲートに接続された前記キャパシタに蓄積された電荷に応じて、駆動電流を設定する駆動トランジスタと、

前記駆動電流に応じた輝度で発光する電気光学素子と、  
前記駆動電流の電流経路中に設けられ、前記パルス信号の導通制御によって、  
前記駆動電流の電流経路を遮断する制御トランジスタと  
を有することを特徴とする電気光学装置。

#### 【請求項 7】

前記制御トランジスタは、前記書込対象となる画素に対応する前記走査線が選択されてから、当該走査線が次に選択されるまでの期間において、前記駆動電流の電流経路の遮断を繰り返すことを特徴とする請求項 6 に記載された電気光学装置。

#### 【請求項 8】

前記制御トランジスタは、前記書込対象となる画素に対応する前記走査線が選択されてから、当該走査線が次に選択されるまでの期間のうち、プログラミング期間において、前記駆動電流の電流経路を遮断し続けるとともに、前記プログラミング期間に続く駆動期間において、前記駆動電流の電流経路の遮断を繰り返すことを特徴とする請求項 7 に記載された電気光学装置。

#### 【請求項 9】

前記制御トランジスタは、前記書込対象となる画素に対応する前記走査線が選択されてから、当該走査線が次に選択されるまでの期間のうち、プログラミング期間において、前記駆動電流の電流経路を遮断し、前記プログラミング期間に続く駆動期間において、前記駆動電流の電流経路を遮断しないことを特徴とする請求項 6 に記載された電気光学装置。

#### 【請求項 10】

電気光学装置において、  
複数の走査線と、  
複数のデータ線と、  
前記走査線と前記データ線との交差に対応して配置された複数の画素と、  
前記走査線に走査信号を出力することにより、データの書込対象となる画素に  
対応する前記走査線を選択するとともに、前記走査信号と同期したパルス信号を  
出力する走査線駆動回路と、

前記走査線駆動回路と協働し、前記書込対象となる画素に対応する前記データ線にデータ電流を出力するデータ線駆動回路とを有し、

前記画素のそれぞれは、

ソースまたはドレインの一方の端子が前記データ線に接続され、前記走査信号によって制御される第1のスイッチングトランジスタと、

前記走査信号によって制御される第2のスイッチングトランジスタと、

前記第1のスイッチングトランジスタの他方の端子と前記第2のスイッチングトランジスタの一方の端子との間に接続されたキャパシタと、

ソースが前記第1のスイッチングトランジスタの前記他方の端子に接続され、ゲートが前記第2のスイッチングトランジスタの前記一方の端子に接続され、ドレインが前記第2のスイッチングトランジスタの他方の端子に接続され、前記データ電流に応じた電荷を自己のゲートと自己のソースとの間に接続された前記キャパシタに蓄積させるとともに、前記キャパシタに蓄積された電荷に応じて、駆動電流を設定する駆動トランジスタと、

前記駆動電流に応じた輝度で発光する電気光学素子と、

前記書込対象となる画素に対応する前記走査線が選択されてから、当該走査線が次に選択されるまでの期間において、前記パルス信号の導通制御によって、前記駆動電流の電流経路の遮断を繰り返す制御トランジスタと  
を有することを特徴とする電気光学装置。

#### 【請求項11】

前記制御トランジスタは、前記書込対象となる画素に対応する前記走査線が選択されてから、当該走査線が次に選択されるまでの期間のうち、プログラミング期間において、前記駆動電流の電流経路を遮断し続けるとともに、前記プログラミング期間に続く駆動期間において、前記駆動電流の電流経路の遮断を繰り返すことを特徴とする請求項10に記載された電気光学装置。

#### 【請求項12】

電気光学装置において、

複数の走査線と、

複数のデータ線と、

前記走査線と前記データ線との交差に対応して配置された複数の画素と、  
前記走査線に走査信号を出力することにより、データの書込対象となる画素に  
対応する前記走査線を選択するとともに、前記走査信号と同期したパルス信号を  
出力する走査線駆動回路と、

前記走査線駆動回路と協働し、前記書込対象となる画素に対応する前記データ  
線にデータ電流を出力するデータ線駆動回路とを有し、

前記画素のそれぞれは、

ソースまたはドレインの一方の端子が前記データ線に接続され、前記走査信号  
によって制御される第1のスイッチングトランジスタと、

ソースまたはドレインの一方の端子が前記第1のスイッチングトランジスタの  
他方の端子に接続され、前記走査信号によって制御される第2のスイッチングト  
ランジスタと、

前記第2のスイッチングトランジスタの他方の端子に接続されたキャパシタと

ゲートが前記第2のスイッチングトランジスタの前記他方の端子と前記キャパ  
シタとに共通接続され、ドレインが前記第1のスイッチングトランジスタの前記  
他方の端子と前記第2のスイッチングトランジスタの前記一方の端子とに共通接  
続され、前記データ電流に応じた電荷を自己のゲートに接続された前記キャパシ  
タに蓄積させるとともに、前記キャパシタに蓄積された電荷に応じて、駆動電流  
を設定する駆動トランジスタと、

前記駆動電流に応じた輝度で発光する電気光学素子と、

前記書込対象となる画素に対応する前記走査線が選択されてから、当該走査線  
が次に選択されるまでの期間において、前記パルス信号の導通制御によって、前  
記駆動電流の電流経路の遮断を繰り返す制御トランジスタと  
を有することを特徴とする電気光学装置。

### 【請求項13】

前記制御トランジスタは、前記書込対象となる画素に対応する前記走査線が選  
択されてから、当該走査線が次に選択されるまでの期間のうち、プログラミング  
期間において、前記駆動電流の電流経路を遮断し続けるとともに、前記プログラ

ミング期間に続く駆動期間において、前記駆動電流の電流経路の遮断を繰り返すことを特徴とする請求項12に記載された電気光学装置。

#### 【請求項14】

電気光学装置において、  
複数の走査線と、  
複数のデータ線と、  
前記走査線と前記データ線との交差に対応して配置された複数の画素と、  
前記走査線に走査信号を出力することにより、データの書込対象となる画素に  
対応する前記走査線を選択するとともに、前記走査信号と同期したパルス信号を  
出力する走査線駆動回路と、  
前記走査線駆動回路と協働し、前記書込対象となる画素に対応する前記データ  
線にデータ電圧を出力するデータ線駆動回路とを有し、  
前記画素のそれぞれは、  
ソースまたはドレインの一方の端子が前記データ線に接続され、前記走査信号  
によって制御されるスイッチングトランジスタと、  
前記スイッチングトランジスタの他方の端子に接続され、前記データ電圧に応  
じた電荷を蓄積するキャパシタと、  
ゲートが前記スイッチングトランジスタの前記他方の端子と前記キャパシタと  
に共通接続され、前記キャパシタに蓄積された電荷に応じて、駆動電流を設定す  
る駆動トランジスタと、  
前記駆動電流に応じた輝度で発光する電気光学素子と、  
前記書込対象となる画素に対応する前記走査線が選択されてから、当該走査線  
が次に選択されるまでの期間において、前記パルス信号の導通制御によって、前  
記駆動電流の電流経路の遮断を繰り返す制御トランジスタと  
を有することを特徴とする電気光学装置。

#### 【請求項15】

前記制御トランジスタは、前記書込対象となる画素に対応する前記走査線が選  
択されてから、当該走査線が次に選択されるまでの期間のうち、前半の期間にお  
いて、前記駆動電流の電流経路を遮断し続けるとともに、前記前半の期間に続く

後半の期間において、前記駆動電流の電流経路の遮断を繰り返すことを特徴とする請求項14に記載された電気光学装置。

【請求項16】

電気光学装置において、

複数の走査線と、

複数のデータ線と、

前記走査線と前記データ線との交差に対応して配置された複数の画素と、

前記走査線に第1の走査信号を出力することにより、データの書込対象となる画素に対応する前記走査線を選択するとともに、前記第1の走査信号と同期した第2の走査信号と、前記第1の走査信号と同期したパルス信号とを出力する走査線駆動回路と、

前記走査線駆動回路と協働し、前記書込対象となる画素に対応する前記データ線にデータ電圧を出力するデータ線駆動回路とを有し、

前記画素のそれぞれは、

ソースまたはドレインの一方の端子が前記データ線に接続され、前記第1の走査信号によって制御される第1のスイッチングトランジスタと、

一方の電極が前記第1のスイッチングトランジスタの他方の端子に接続された第1のキャパシタと、

一方の電極に電源電位が印加された第2のキャパシタと、

ソースまたはドレインの一方の端子が前記第1のキャパシタの前記他方の電極と前記第2のキャパシタの前記他方の電極とに共通接続され、前記第2の走査信号によって制御される第2のスイッチングトランジスタと、

ゲートが前記第2のスイッチングトランジスタの前記一方の端子と前記第1のキャパシタの前記他方の端子と前記第2のキャパシタの前記他方の端子とに共通接続され、ソースに前記第2のキャパシタの前記一方の電極が接続され、ドレンに前記第2のスイッチングトランジスタの他方の端子が接続され、前記データ電流に応じた電荷を前記第2のキャパシタに蓄積させるとともに、前記第2のキャパシタに蓄積された電荷に応じて、駆動電流を設定する駆動トランジスタと、

前記駆動電流に応じた輝度で発光する電気光学素子と、

前記書込対象となる画素に対応する前記走査線が選択されてから、当該走査線が次に選択されるまでの期間において、前記パルス信号の導通制御によって、前記駆動電流の電流経路の遮断を繰り返す制御トランジスタとを有することを特徴とする電気光学装置。

#### 【請求項 17】

前記制御トランジスタは、前記書込対象となる画素に対応する前記走査線が選択されてから、当該走査線が次に選択されるまでの期間のうち、駆動期間において、前記駆動電流の電流経路の遮断を繰り返し、前記駆動期間を除く期間において、前記駆動電流の電流経路を遮断し続けることを特徴とする請求項 16 に記載された電気光学装置。

#### 【請求項 18】

請求項 1 から 17 のいずれかに記載された電気光学装置を実装したことを特徴とする電子機器。

#### 【請求項 19】

走査線とデータ線との交差に対応して配置された複数の画素と、前記走査線に走査信号を出力することにより、データの書込対象となる画素に対応する前記走査線を選択する走査線駆動回路と、前記走査線駆動回路と協働し、前記書込対象となる画素に対応する前記データ線にデータを出力するデータ線駆動回路とを有する電気光学装置の駆動方法において、

前記書込対象となる画素に対応する前記データ線にデータを出力する第 1 のステップと、

前記書込対象となる前記画素が有する保持手段に、前記データ線を介して供給されたデータを保持することにより、データの書き込みを行う第 2 のステップと、

前記書込対象となる画素が有する駆動素子によって、前記保持手段に保持されたデータに応じた駆動電流を設定し、当該駆動電流を、駆動電流に応じた輝度で発光する電流駆動型の電気光学素子に供給する第 3 のステップと、

前記書込対象となる画素に対応する前記走査線が選択されてから、当該走査線が次に選択されるまでの期間において、前記駆動電流の電流経路の遮断を繰り返

す第4のステップと  
を有することを特徴とする電気光学装置の駆動方法。

#### 【請求項20】

走査線とデータ線との交差に対応して配置された複数の画素と、前記走査線に走査信号を出力することにより、データの書き込み対象となる画素に対応する前記走査線を選択する走査線駆動回路と、前記走査線駆動回路と協働し、前記書き込み対象となる画素に対応する前記データ線にデータを出力するデータ線駆動回路とを有する電気光学装置の駆動方法において、

前記書き込み対象となる画素に対応する前記データ線にデータを出力する第1のステップと、

前記書き込み対象となる前記画素が有するキャパシタに、前記データ線を介して供給されたデータに応じた電荷を蓄積することにより、データの書き込みを行う第2のステップと、

前記書き込み対象となる画素が有する駆動トランジスタによって、キャパシタに蓄積された電荷に応じた駆動電流を設定し、当該駆動電流を、駆動電流に応じた輝度で発光する電気光学素子に供給する第3のステップと、

前記書き込み対象となる画素に対応する前記走査線が選択されてから、当該走査線が次に選択されるまでの期間において、前記駆動電流の電流経路の遮断を繰り返す第4のステップと

を有することを特徴とする電気光学装置の駆動方法。

#### 【請求項21】

前記第1のステップは、前記データ線に対して、データ電流としてデータを出力するステップであり、

前記第2のステップにおいて、前記データ線に供給された前記データ電流が電圧に変換され、当該変換された電圧に応じて、前記キャパシタに対するデータの書き込みが行われることを特徴とする請求項20に記載された電気光学装置の駆動方法。

#### 【請求項22】

前記第1のステップは、前記データ線に対して、データ電圧としてデータを出

力するステップであり、

前記第2のステップにおいて、前記データ線に供給された前記データ電圧に応じて、前記キャパシタに対するデータの書き込みが行われることを特徴とする請求項20に記載された電気光学装置の駆動方法。

### 【請求項23】

前記第4のステップにおいて、前記駆動電流の電流経路の遮断の繰り返しは、前記書込対象となる画素に供給する前記走査信号と同期して行われることを特徴とする請求項20から22のいずれかに記載された電気光学装置の駆動方法。

### 【発明の詳細な説明】

#### 【0001】

##### 【発明の属する技術分野】

本発明は、電流によって発光輝度が制御される電気光学素子を用いた電気光学装置、電気光学装置の駆動方法および電子機器に係り、特に、駆動電流の電流経路を遮断する技術に関する。

#### 【0002】

##### 【従来の技術】

近年、有機EL (Electronic Luminescence) 素子を用いたフラットパネルディスプレイ (F P D) が注目されている。有機EL素子は、自己を流れる電流によって駆動する典型的な電流駆動型素子であり、その電流レベルに応じた輝度で自己発光する。有機EL素子を用いたアクティブマトリクス型ディスプレイの駆動方式は、電圧プログラム方式と電流プログラム方式とに大別される。

#### 【0003】

例えば、電圧プログラム方式に関する特許文献1には、有機EL素子に駆動電流を供給する電流経路中に、この経路を遮断するトランジスタ（同文献の図5に示すTFT3）を設けた画素回路が開示されている。このトランジスタは、1フレーム期間の前半においてオン状態に制御されるとともに、その後半においてオフ状態に制御される。したがって、トランジスタがオンして駆動電流が流れる前半期間では、その電流レベルに応じた輝度で有機EL素子が発光する。また、トランジスタがオフして駆動電流が遮断される後半期間では、有機EL素子が強制

的に消灯するため、黒が表示される。このような手法はブリンクング（Blinking）と呼ばれており、この手法によって、人間の目が感じる残像を断ち切り、動画表示品質の改善を図ることができる。

#### 【0004】

また、例えば、特許文献2および特許文献3には、電流プログラム方式を用いた画素回路の構成が開示されている。特許文献2は、一対のトランジスタによって構成されたカレントミラー回路を用いた画素回路に関する。また、特許文献3は、有機EL素子に供給する駆動電流の設定源となる駆動トランジスタにおいて、その電流不均一性と閾値電圧変化との低減を図る画素回路に関する。

#### 【0005】

##### 【特許文献1】

特開2001-60076号公報

##### 【特許文献2】

特開2001-147659号公報

##### 【特許文献3】

特表2002-514320号公報。

#### 【0006】

##### 【発明が解決しようとする課題】

本発明の目的は、駆動電流に応じた輝度で発光する電気光学素子を用いた電気光学装置において、表示品質の改善を図ることである。

#### 【0007】

##### 【課題を解決するための手段】

かかる課題を解決するために、第1の発明は、複数の走査線と、複数のデータ線と、走査線とデータ線との交差に対応して配置された複数の画素と、走査線に走査信号を出力することにより、データの書き込み対象となる画素に対応する走査線を選択する走査線駆動回路と、走査線駆動回路と協働し、書き込み対象となる画素に対応するデータ線にデータを出力するデータ線駆動回路とを有する電気光学装置を提供する。ここで、画素のそれぞれは、駆動電流に応じた輝度で発光する電気光学素子と、データ線を介して供給されたデータに応じた電荷を蓄積することに

より、データの書き込みが行われるキャパシタと、駆動トランジスタと、制御トランジスタとを有する。駆動トランジスタは、キャパシタに蓄積された電荷に応じて、駆動電流を設定し、設定された駆動電流を電気光学素子に供給する。制御トランジスタは、書込対象となる画素に対応する走査線が選択されてから、この走査線が次に選択されるまでの期間において、駆動電流の電流経路の遮断を繰り返す。

#### 【0008】

ここで、第1の発明を電流プログラム方式に適用してもよい。電流プログラム方式を適用する場合、データ線駆動回路は、データ線に対して、データ電流としてデータを出力する。また、画素のそれぞれは、プログラミングトランジスタをさらに有する。このプログラミングトランジスタは、自己のチャネルにデータ電流が流れることによりゲート電圧を発生させる。キャパシタには、発生したゲート電圧に応じた電荷が蓄積され、これによって、キャパシタに対するデータの書き込みが行われる。

#### 【0009】

また、第1の発明を電圧プログラム方式に適用してもよい。電圧プログラム方式に適用する場合、データ線駆動回路は、データ線に対して、データ電圧としてデータを出力する。キャパシタに対するデータの書き込みは、データ電圧に基づいて行われる。

#### 【0010】

第1の発明において、制御トランジスタは、走査線駆動回路より出力されるパルス信号によって導通制御されることが好ましい。この場合、走査線駆動回路は、書込対象となる画素に供給する走査信号と同期して、書込対象となる画素に供給するパルス信号を、高レベルと低レベルとが交互に繰り返されるパルス状にすることが好ましい。

#### 【0011】

第2の発明は、複数の走査線と、複数のデータ線と、走査線とデータ線との交差に対応して配置された複数の画素と、走査線に第1の走査信号を出力することにより、データの書込対象となる画素に対応する走査線を選択するとともに、第

1の走査信号と同期した第2の走査信号と、第1の走査信号と同期したパルス信号とを出力する走査線駆動回路と、走査線駆動回路と協働し、書込対象となる画素に対応するデータ線にデータ電流を出力するデータ線駆動回路とを有する電気光学装置を提供する。ここで、画素のそれぞれは、5つのトランジスタと、キャパシタと、電気光学素子とを有することを特徴とする。第1のスイッチングトランジスタは、ソースまたはドレインの一方の端子がデータ線に接続され、第1の走査信号によって制御される。第2のスイッチングトランジスタは、ソースまたはドレインの一方の端子が第1のスイッチングトランジスタの他方の端子に接続され、第2の走査信号によって制御される。キャパシタは、第2のスイッチングトランジスタの他方の端子に接続されている。プログラミングトランジスタは、ドレインが第1のスイッチングトランジスタの他方の端子と第2のスイッチングトランジスタの一方の端子とに共通接続され、ゲートが第2のスイッチングトランジスタの他方の端子とキャパシタとに共通接続されており、データ電流に応じた電荷を自己のゲートに接続されたキャパシタに蓄積させる。駆動トランジスタは、プログラミングトランジスタと対になってカレントミラー回路を構成し、ゲートに接続されたキャパシタに蓄積された電荷に応じて、駆動電流を設定する。電気光学素子は、駆動電流に応じた輝度で発光する。制御トランジスタは、駆動電流の電流経路中に設けられ、パルス信号の導通制御によって、駆動電流の電流経路を遮断する。

### 【0012】

ここで、第2の発明において、制御トランジスタは、書込対象となる画素に対応する走査線が選択されてから、この走査線が次に選択されるまでの期間において、駆動電流の電流経路の遮断を繰り返すことが好ましい。この場合、制御トランジスタは、書込対象となる画素に対応する走査線が選択されてから、この走査線が次に選択されるまでの期間のうち、プログラミング期間において、駆動電流の電流経路を遮断し続けるとともに、プログラミング期間に続く駆動期間において、駆動電流の電流経路の遮断を繰り返すことが望ましい。

### 【0013】

また、第2の発明において、駆動トランジスタのリーク電流を防止する観点で

いえば、制御トランジスタは、書込対象となる画素に対応する走査線が選択されてから、この走査線が次に選択されるまでの期間のうち、プログラミング期間において、駆動電流の電流経路を遮断し、プログラミング期間に続く駆動期間において、駆動電流の電流経路を遮断しないようにしてもよい。

#### 【0014】

第3の発明は、複数の走査線と、複数のデータ線と、走査線とデータ線との交差に対応して配置された複数の画素と、走査線に走査信号を出力することにより、データの書込対象となる画素に対する走査線を選択するとともに、走査信号と同期したパルス信号を出力する走査線駆動回路と、走査線駆動回路と協働し、書込対象となる画素に対するデータ線にデータ電流を出力するデータ線駆動回路とを有する電気光学装置を提供する。ここで、画素のそれぞれは、4つのトランジスタと、キャパシタと、電気光学素子とを有する。第1のスイッチングトランジスタは、ソースまたはドレインの一方の端子がデータ線に接続され、走査信号によって制御される。第2のスイッチングトランジスタは、走査信号によって制御される。キャパシタは、第1のスイッチングトランジスタの他方の端子と第2のスイッチングトランジスタの一方の端子との間に接続されている。駆動トランジスタは、ソースが第1のスイッチングトランジスタの他方の端子に接続され、ゲートが第2のスイッチングトランジスタの一方の端子に接続され、ドレインが第2のスイッチングトランジスタの他方の端子に接続されている。この駆動トランジスタは、データ電流に応じた電荷を自己のゲートと自己のソースとの間に接続されたキャパシタに蓄積させるとともに、キャパシタに蓄積された電荷に応じて、駆動電流を設定する。電気光学素子は、駆動電流に応じた輝度で発光する。制御トランジスタは、書込対象となる画素に対する走査線が選択されてから、この走査線が次に選択されるまでの期間において、パルス信号の導通制御によって、駆動電流の電流経路の遮断を繰り返す。

#### 【0015】

ここで、第3の発明において、制御トランジスタは、書込対象となる画素に対応する走査線が選択されてから、この走査線が次に選択されるまでの期間のうち、プログラミング期間において、駆動電流の電流経路を遮断し続けるとともに、

プログラミング期間に続く駆動期間において、駆動電流の電流経路の遮断を繰り返すことが好ましい。

### 【0016】

第4の発明は、複数の走査線と、複数のデータ線と、走査線とデータ線との交差に対応して配置された複数の画素と、走査線に走査信号を出力することにより、データの書込対象となる画素に対応する走査線を選択するとともに、走査信号と同期したパルス信号を出力する走査線駆動回路と、走査線駆動回路と協働し、書込対象となる画素に対応するデータ線にデータ電流を出力するデータ線駆動回路とを有する電気光学装置を提供する。ここで、画素のそれぞれは、4つのトランジスタと、キャパシタと、電気光学素子とを有する。第1のスイッチングトランジスタは、ソースまたはドレインの一方の端子がデータ線に接続され、走査信号によって制御される。第2のスイッチングトランジスタは、ソースまたはドレインの一方の端子が第1のスイッチングトランジスタの他方の端子に接続され、走査信号によって制御される。キャパシタは、第2のスイッチングトランジスタの他方の端子に接続されている。駆動トランジスタは、ゲートが第2のスイッチングトランジスタの他方の端子とキャパシタとに共通接続され、ドレインが第1のスイッチングトランジスタの他方の端子と第2のスイッチングトランジスタの一方の端子とに共通接続されている。この駆動トランジスタは、データ電流に応じた電荷を自己のゲートに接続されたキャパシタに蓄積させるとともに、キャパシタに蓄積された電荷に応じて、駆動電流を設定する。電気光学素子は、駆動電流に応じた輝度で発光する。制御トランジスタは、書込対象となる画素に対応する走査線が選択されてから、この走査線が次に選択されるまでの期間において、パルス信号の導通制御によって、駆動電流の電流経路の遮断を繰り返す。

### 【0017】

ここで、第4の発明において、制御トランジスタは、書込対象となる画素に対応する走査線が選択されてから、この走査線が次に選択されるまでの期間のうち、プログラミング期間において、駆動電流の電流経路を遮断し続けるとともに、プログラミング期間に続く駆動期間において、駆動電流の電流経路の遮断を繰り返すことが好ましい。

**【0018】**

第5の発明は、複数の走査線と、複数のデータ線と、走査線とデータ線との交差に対応して配置された複数の画素と、走査線に走査信号を出力することにより、データの書込対象となる画素に対応する走査線を選択するとともに、走査信号と同期したパルス信号を出力する走査線駆動回路と、走査線駆動回路と協働し、書込対象となる画素に対応するデータ線にデータ電圧を出力するデータ線駆動回路とを有する電気光学装置を提供する。ここで、画素のそれぞれは、3つのトランジスタと、キャパシタと、電気光学素子とを有する。スイッチングトランジスタは、ソースまたはドレインの一方の端子がデータ線に接続され、走査信号によって制御される。キャパシタは、スイッチングトランジスタの他方の端子に接続され、データ電圧に応じた電荷を蓄積する。駆動トランジスタは、ゲートがスイッチングトランジスタの他方の端子とキャパシタとに共通接続され、キャパシタに蓄積された電荷に応じて、駆動電流を設定する。電気光学素子は、駆動電流に応じた輝度で発光する。制御トランジスタは、書込対象となる画素に対応する走査線が選択されてから、この走査線が次に選択されるまでの期間において、パルス信号の導通制御によって、駆動電流の電流経路の遮断を繰り返す。

**【0019】**

ここで、第5の発明において、制御トランジスタは、書込対象となる画素に対応する走査線が選択されてから、この走査線が次に選択されるまでの期間のうち、前半の期間において、駆動電流の電流経路を遮断し続けるとともに、前半の期間に続く後半の期間において、駆動電流の電流経路の遮断を繰り返すことが好ましい。

**【0020】**

第6の発明は、複数の走査線と、複数のデータ線と、走査線とデータ線との交差に対応して配置された複数の画素と、走査線に第1の走査信号を出力することにより、データの書込対象となる画素に対応する走査線を選択するとともに、第1の走査信号と同期した第2の走査信号と、第1の走査信号と同期したパルス信号とを出力する走査線駆動回路と、走査線駆動回路と協働し、書込対象となる画素に対応するデータ線にデータ電圧を出力するデータ線駆動回路とを有する電気

光学装置を提供する。ここで、画素のそれぞれは、4つのトランジスタと、2つのキャパシタと、電気光学素子とを有する。第1のスイッチングトランジスタは、ソースまたはドレインの一方の端子がデータ線に接続され、第1の走査信号によって制御される。第1のキャパシタは、一方の電極が第1のスイッチングトランジスタの他方の端子に接続されており、第2のキャパシタは、一方の電極に電源電位が印加されている。第2のスイッチングトランジスタは、ソースまたはドレインの一方の端子が第1のキャパシタの他方の電極と第2のキャパシタの他方の電極とに共通接続され、第2の走査信号によって制御される。駆動トランジスタは、ゲートが第2のスイッチングトランジスタの一方の端子と第1のキャパシタの他方の端子と第2のキャパシタの他方の端子とに共通接続され、ソースに第2のキャパシタの一方の電極が接続され、ドレインに第2のスイッチングトランジスタの他方の端子が接続されている。この駆動トランジスタは、データ電流に応じた電荷を第2のキャパシタに蓄積させるとともに、第2のキャパシタに蓄積された電荷に応じて、駆動電流を設定する。電気光学素子は、駆動電流に応じた輝度で発光する。制御トランジスタは、書込対象となる画素に対応する走査線が選択されてから、この走査線が次に選択されるまでの期間において、パルス信号の導通制御によって、駆動電流の電流経路の遮断を繰り返す。

### 【0021】

ここで、第6の発明において、制御トランジスタは、書込対象となる画素に対応する走査線が選択されてから、この走査線が次に選択されるまでの期間のうち、駆動期間において、駆動電流の電流経路の遮断を繰り返し、駆動期間を除く期間において、駆動電流の電流経路を遮断し続けることが好ましい。

### 【0022】

第7の発明は、上述した第1から第6の発明のいずれかに係る電気光学装置を実装した電子機器を提供する。

### 【0023】

第8の発明は、走査線とデータ線との交差に対応して配置された複数の画素と、走査線に走査信号を出力することにより、データの書込対象となる画素に対応する走査線を選択する走査線駆動回路と、走査線駆動回路と協働し、書込対象と

なる画素に対応するデータ線にデータを出力するデータ線駆動回路とを有する電気光学装置の駆動方法を提供する。この駆動方法は、書込対象となる画素に対応するデータ線にデータを出力する第1のステップと、書込対象となる画素が有するキャパシタに、データ線を介して供給されたデータに応じた電荷を蓄積する第2のステップと、書込対象となる画素が有する駆動トランジスタによって、キャパシタに蓄積された電荷に応じた駆動電流を設定し、設定された駆動電流を、駆動電流に応じた輝度で発光する電気光学素子に供給する第3のステップと、書込対象となる画素に対応する走査線が選択されてから、この走査線が次に選択されるまでの期間において、駆動電流の電流経路の遮断を繰り返す第4のステップとを有する。

#### 【0024】

ここで、第8の発明において、第1のステップは、データ線に対して、データ電流としてデータを出力するステップであり、第2のステップにおいて、データ線に供給されたデータ電流が電圧に変換され、変換された電圧に応じて、キャパシタに対するデータの書き込みを行ってもよい。

#### 【0025】

また、第8の発明において、第1のステップは、データ線に対して、データ電圧としてデータを出力するステップであり、第2のステップにおいて、データ線に供給されたデータ電圧に応じて、キャパシタに対するデータの書き込みを行ってもよい。

#### 【0026】

さらに、第8の発明の第4のステップにおいて、駆動電流の電流経路の遮断の繰り返しは、書込対象となる画素に供給する走査信号と同期して行われることが好ましい。

#### 【0027】

第9の発明は、複数の走査線と、複数のデータ線と、走査線と複数のデータ線との交差に対応して配置された複数の画素と、走査線に走査信号を出力することにより、データの書込対象となる画素に対応する走査線を選択する走査線駆動回路と、走査線駆動回路と協働し、書込対象となる画素に対応するデータ線にデータ

タを出力するデータ線駆動回路とを有する電気光学装置を提供する。ここで、画素のそれぞれは、駆動電流に応じた輝度で発光する電気光学素子と、データ線を介して供給されたデータを保持する保持手段と、保持手段で保持されたデータに応じて、電気光学素子に供給する駆動電流を設定する駆動素子と、書込対象となる画素に対応する走査線の選択されてから、この走査線が次に選択されるまでの期間において、駆動電流の電流経路の遮断を繰り返す制御素子とを有する。

#### 【0028】

第10の発明は、走査線とデータ線との交差に対応して配置された複数の画素と、走査線に走査信号を出力することにより、データの書込対象となる画素に対応する走査線を選択する走査線駆動回路と、走査線駆動回路と協働し、書込対象となる画素に対応するデータ線にデータを出力するデータ線駆動回路とを有する電気光学装置の駆動方法を提供する。この駆動方法は、書込対象となる画素に対応するデータ線にデータを出力する第1のステップと、書込対象となる画素が有する保持手段に、データ線を介して供給されたデータを保持することにより、データの書き込みを行う第2のステップと、書込対象となる画素が有する駆動素子によって、保持手段に保持されたデータに応じた駆動電流を設定し、設定された駆動電流を、駆動電流に応じた輝度で発光する電流駆動型の電気光学素子に供給する第3のステップと、書込対象となる画素に対応する走査線が選択されてから、この走査線が次に選択されるまでの期間において、駆動電流の電流経路の遮断を繰り返す第4のステップとを有する。

#### 【0029】

##### 【発明の実施の形態】

###### (第1の実施形態)

本実施形態は、電流プログラム方式を用いた電気光学装置に係り、特に、それぞれの画素がカレントミラー回路を含んでいるアクティブマトリクス型ディスプレイの表示制御に関する。ここで、「電流プログラム方式」とは、データ線に対するデータの供給を電流ベースで行う方式をいう。

#### 【0030】

図1は、電気光学装置のブロック構成図である。表示部1には、mドット×n

ライン分の画素2がマトリクス状（二次元平面的）に並んでいるとともに、水平方向に延在している水平ライン群Y<sub>1</sub>～Y<sub>n</sub>と、垂直方向に延在しているデータ線群X<sub>1</sub>～X<sub>m</sub>とが配置されている。1つの水平ラインY（YはY<sub>1</sub>～Y<sub>n</sub>の任意の1つを指す）は、2本の走査線と1本の信号線で構成されており、それぞれに対して、第1の走査信号SEL1、第2の走査信号SEL2、パルス信号PLSが出力される。これらの走査信号SEL1、SEL2は、基本的に、互いに排他的な論理レベルをとるが、一方の変化タイミングを若干ずらすこともある。それぞれの画素2は、水平ライン群Y<sub>1</sub>～Y<sub>n</sub>とデータ線群X<sub>1</sub>～X<sub>m</sub>との各交差に対応して配置されている。パルス信号PLSは、ある画素2が選択されてから、この画素2が次に選択されるまでの期間（本実施形態では1垂直走査期間）において、その画素2を構成する電気光学素子をインパルス駆動させる制御信号である。なお、本実施形態では、1つの画素2を画像の最小表示単位としているが、1つの画素2を複数のサブ画素で構成してもよい。また、図1では、各画素2に所定の固定電位Vdd、Vssを供給する電源線等が省略されている。

### 【0031】

制御回路5は、図示しない上位装置より入力される垂直同期信号Vs、水平同期信号Hs、ドットクロック信号DCLKおよび階調データD等に基づいて、走査線駆動回路3とデータ線駆動回路4とを同期制御する。この同期制御の下、走査線駆動回路3およびデータ線駆動回路4は、互いに協働して、表示部1の表示制御を行う。

### 【0032】

走査線駆動回路3は、シフトレジスタ、出力回路等を主体に構成されており、走査線に走査信号SEL1、SEL2を出力することによって、走査線を順番に選択していく。このような線順次走査により、1垂直走査期間において、所定の走査方向に（一般的には最上から最下に向かって）、1水平ライン分の画素群に相当する画素行が順番に選択されていく。

### 【0033】

一方、データ線駆動回路4は、シフトレジスタ、ラインラッチ回路、出力回路等を主体に構成されている。本実施形態において、データ線駆動回路4は、電流

プログラム方式を用いる関係上、画素2の表示階調に相当するデータ（データ電圧V<sub>data</sub>）をデータ電流I<sub>data</sub>へと変換する可変電流源を含む。データ線駆動回路4は、1水平走査期間において、今回データを書き込む画素行に対するデータ電流I<sub>data</sub>の一斉出力と、次の水平走査期間で書き込みを行う画素行に関するデータの点順次的なラッチとを同時に行う。ある水平走査期間において、データ線Xの本数に相当するm個のデータが順次ラッチされる。そして、次の水平走査期間において、ラッチされたm個のデータは、データ電流I<sub>data</sub>に変換された上で、それぞれのデータ線X<sub>1</sub>～X<sub>m</sub>に対して一斉に出力される。なお、データ線駆動回路4に対してフレームメモリ等（図示せず）から直接データを線順次的に入力する構成でも本発明を適用できるが、その場合においても本発明の主眼とする部分の動作は同様であるので説明を省略する。この場合、データ線駆動回路4にシフトレジスタを含む必要がなくなる。

#### 【0034】

図2は、本実施形態に係る画素2の回路図である。1つの画素2は、有機EL素子OLED、能動素子である5つのトランジスタT<sub>1</sub>～T<sub>5</sub>、および、データを保持するキャパシタCによって構成されている。ダイオードとして表記された有機EL素子OLEDは、自己に供給された駆動電流I<sub>oled</sub>によって発光輝度が制御される電流駆動型の素子である。なお、この画素回路では、nチャネル型のトランジスタT<sub>1</sub>、T<sub>5</sub>と、pチャネル型のトランジスタT<sub>2</sub>～T<sub>4</sub>とが用いられているが、これは一例であって、本発明はこれに限定されるものではない。

#### 【0035】

第1のスイッチングトランジスタT<sub>1</sub>のゲートは、第1の走査信号S<sub>EL1</sub>が供給される走査線に接続され、そのソースは、データ電流I<sub>data</sub>が供給されるデータ線X（XはX<sub>1</sub>～X<sub>m</sub>の任意の1本を指す）に接続されている。また、第1のスイッチングトランジスタT<sub>1</sub>のドレインは、第2のスイッチングトランジスタT<sub>2</sub>のドレインと、プログラミングトランジスタT<sub>3</sub>のドレインとに共通接続されている。第2の走査信号S<sub>EL2</sub>がゲートに供給された第2のスイッチングトランジスタT<sub>2</sub>のソースは、カレントミラー回路を構成する一対のトランジスタT<sub>3</sub>、T<sub>4</sub>のゲートと、キャパシタCの一方の電極とに共通接続されている。プログラ

ミングトランジスタ T3のソース、駆動素子の一形態である駆動トランジスタ T4 のソースおよびキャパシタ C の他方の電極には、電源電位 Vdd が印加されている。制御素子の一形態であって、パルス信号 PLS がゲートに供給された制御トランジスタ T5 は、駆動電流  $I_{oled}$  の電流経路中、具体的には、駆動トランジスタ T4 のドレインと有機EL素子 OLED のアノード（陽極）との間に設けられている。この有機EL素子 OLED のカソード（陰極）には、電源電位 Vdd より低い電位 Vss が印加されている。プログラミングトランジスタ T3 および駆動トランジスタ T4 は、両者のゲートが互いに接続されたカレントミラー回路を構成している。したがって、プログラミングトランジスタ T3 のチャネルを流れるデータ電流  $I_{data}$  の電流レベルと、駆動トランジスタ T4 のチャネルを流れる駆動電流  $I_{oled}$  の電流レベルとは、比例関係になる。

### 【0036】

図 3 は、本実施形態に係る画素 2 の駆動タイミングチャートである。走査線駆動回路 3 の線順次走査によって、ある画素 2 の選択が開始されるタイミングを  $t_0$  とし、その画素 2 の選択が次に開始されるタイミングを  $t_2$  とする。この 1 垂直走査期間  $t_0 \sim t_2$  は、前半のプログラミング期間  $t_0 \sim t_1$  と、後半の駆動期間  $t_1 \sim t_2$  とに分けられる。

### 【0037】

まず、プログラミング期間  $t_0 \sim t_1$  では、画素 2 の選択によって、キャパシタ C に対するデータの書き込みが行われる。タイミング  $t_0$ において、第 1 の走査信号 SEL1 が高レベル（以下、「H レベル」という）に立ち上がり、第 1 のスイッチングトランジスタ T1 がオンする。これにより、データ線 X とプログラミングトランジスタ T3 のドレインとが電気的に接続される。この第 1 の走査信号 SEL1 の立ち上がりと同期して、第 2 の走査信号 SEL2 が低レベル（以下、「L レベル」という）に立ち下がって、第 2 のスイッチングトランジスタ T2 もオンする。これにより、プログラミングトランジスタ T3 は、自己のゲートが自己のドレインに接続されたダイオード接続となり、非線形な抵抗素子として機能する。したがって、プログラミングトランジスタ T3 は、データ線 X より供給されたデータ電流  $I_{data}$  を自己のチャネルに流し、データ電流  $I_{data}$  に応じたゲート

電圧  $V_g$  を自己のゲートに発生させる。プログラミングトランジスタ T3 のゲートに接続されたキャパシタ C には、発生したゲート電圧  $V_g$  に応じた電荷が蓄積され、データが書き込まれる。

#### 【0038】

プログラミング期間  $t_0 \sim t_1$  では、パルス信号 PLS が L レベルに維持されているため、制御トランジスタ T5 はオフのままである。したがって、カレントミラー回路を構成する一対のトランジスタ T3, T4 の閾値の関係に拘わらず、有機 EL 素子 OLED に対する電流経路が遮断され続ける。そのため、この期間  $t_0 \sim t_1$ において、有機 EL 素子 OLED は発光しない。

#### 【0039】

つぎに、駆動期間  $t_1 \sim t_2$  では、キャパシタ C の蓄積電荷に応じた駆動電流  $I_{oled}$  が有機 EL 素子 OLED を流れ、有機 EL 素子 OLED が発光する。まず、タイミング  $t_1$ において、第 1 の走査信号 SEL1 が L レベルに立ち下がり、第 1 のスイッチングトランジスタ T1 がオフする。これにより、データ線 X とプログラミングトランジスタ T3 のドレインとが電気的に分離され、プログラミングトランジスタ T3 に対するデータ電流  $I_{data}$  の供給が停止する。この第 1 の走査信号 SEL1 の立ち下がりと同期して、第 2 の走査信号 SEL2 が H レベルに立ち上がって、第 2 のスイッチングトランジスタ T2 もオフする。これにより、プログラミングトランジスタ T3 のゲートとドレインとの間が電気的に分離される。駆動トランジスタ T4 のゲートには、キャパシタ C に蓄積された電荷によって、ゲート電圧  $V_g$  相当が印加される。

#### 【0040】

タイミング  $t_1$  における第 1 の走査信号 SEL1 の立ち下がりと同期して、それ以前は L レベルだったパルス信号 PLS は、H レベルと L レベルとが交互に繰り返されるパルス状の波形へと変化する。このパルス波形は、画素 2 の次の選択が開始されるタイミング  $t_2$  に至るまで継続される。これにより、パルス信号 PLS によって導通制御される制御トランジスタ T5 は、オンとオフとを交互に繰り返すことになる。制御トランジスタ T5 がオンの場合、電源電位  $V_{dd}$  から電位  $V_s$  に向かって、駆動トランジスタ T4 と制御トランジスタ T5 と有機 EL 素子 OLED

とを介した電流経路が形成される。有機EL素子OLEDを流れる駆動電流  $I_{oled}$  は、その電流値を設定する駆動トランジスタ T4 のチャネル電流に相当し、キャパシタ C の蓄積電荷に起因したゲート電圧  $V_g$  によって制御される。有機EL素子 OLED は、駆動電流  $I_{oled}$  に応じた輝度で発光する。上述したカレントミラー構成により、有機EL素子OLEDの発光輝度を規定する駆動電流  $I_{oled}$ （駆動トランジスタ T4 のチャネル電流）は、データ線 X より供給されたデータ電流  $I_{data}$ （プログラミングトランジスタ T3 のチャネル電流）に比例する。一方、制御トランジスタ T5 がオフの場合、駆動電流  $I_{oled}$  の電流経路が制御トランジスタ T5 によって強制的に遮断される。したがって、制御トランジスタ T5 のオフ期間では、有機EL素子OLEDの発光が一時的に停止し、黒表示となる。このように、駆動期間  $t_1 \sim t_2$  では、駆動電流  $I_{oled}$  の電流経路中に設けられた制御トランジスタ T5 のオンとオフとが複数回行われるため、有機EL素子OLEDの発光と非発光とが複数回繰り返される。

#### 【0041】

このように、本実施形態では、制御トランジスタ T5 の導通制御により、画素 2 が選択されてから次に選択されるまでの期間  $t_0 \sim t_2$ において、駆動電流  $I_{oled}$  の電流経路の遮断が繰り返される。このため、駆動期間  $t_1 \sim t_2$ において、有機EL素子OLEDの発光と非発光とが複数回行われる。その結果、画素 2 の光学応答をインパルス型に近づけることができる。また、この期間  $t_1 \sim t_2$ において、有機EL素子OLEDが非発光となる期間（黒表示の期間）が分散されるため、表示画像のちらつきの低減を図ることができる。その結果、表示品質の一層の向上を図ることができる。それとともに、画素 2 の光学応答を改善することにより、動画表示等における疑似輪郭の発生も有効に抑制可能となる。

#### 【0042】

また、本実施形態によれば、駆動電流  $I_{oled}$  の電流経路中に制御トランジスタ T5 を設けることにより、カレントミラー回路を構成する一対のトランジスタ T3, T4 の閾値の制約を解消できる。上述した特許文献 1 に開示されたカレントミラー回路を有する画素回路では、駆動電流  $I_{oled}$  の電流経路中に、制御トランジスタ T5 が設けられていない。そのため、駆動トランジスタ T4 の閾値は、プログ

ラミングトランジスタT3の閾値よりも低くならないように設定する必要がある。なぜなら、この関係を具備しない場合、キャパシタCに対するデータの書き込みが十分に完了しないうちに、駆動トランジスタT4がオンしてしまい、これに起因したリーク電流によって、有機EL素子OLEDが発光してしまうからである。さらに、駆動トランジスタT4を完全にオフすることができずに有機EL素子OLEDを完全に消灯できない、つまり「黒」表示ができないという問題が発生する場合がある。これに対して、本実施形態のように、駆動電流I<sub>oled</sub>の電流経路中に制御トランジスタT5を追加し、プログラミング期間t0～t1中、これをオフさせておけば、トランジスタT3、T4の閾値の関係に依存することなく、駆動電流I<sub>oled</sub>の電流経路を強制的に遮断できる。その結果、プログラミング期間t0～t1において、駆動トランジスタT4のリーク電流に起因した有機EL素子OLEDの発光を確実に防止でき、表示品質の一層の向上を図ることができる。

#### 【0043】

なお、上述した実施形態では、駆動期間t1～t2において、パルス信号PLSの波形をパルス状にした例について説明した。しかしながら、上述したリーク電流に起因した有機EL素子OLEDの発光防止のみに着目するならば、少なくともプログラミング期間t0～t1において、制御トランジスタT5がオフしていれば足りる。したがって、例えば、図4に示すように、プログラミング期間t0～t1ではパルス信号PLSをLレベルに維持し、これに続く駆動期間t1～t2ではパルス信号PLSをHレベルに維持してもよい。また、第2のスイッチングトランジスタT2をnチャネル型に変更してT2のゲートに走査信号SEL1を接続する構成でも同様の効果が得られる。その場合は走査線SEL1が不要となるので画素を構成する回路規模が小さくなり、歩留まり向上や開口率向上に貢献できる。

#### 【0044】

##### (第2の実施形態)

本実施形態は、駆動トランジスタがプログラミングトランジスタとしての機能も担う、電流プログラム方式における画素回路の構成に関する。なお、後述する各実施形態を含めて、電気光学装置の全体構成は、基本的には、1つの水平ラインYの構成を除いて、図1と同様である。本実施形態において、1つの水平ライ

ンYは、走査信号SELが供給される1本の走査線と、パルス信号PLSが供給される1本の信号線とによって構成されている。

#### 【0045】

図5は、本実施形態に係る画素2の回路図である。1つの画素2は、有機EL素子OLED、4つのトランジスタT1, T2, T4, T5およびキャパシタCによって構成されている。なお、本実施形態に係る画素回路において、トランジスタT1, T2, T4, T5のタイプはすべてpチャネル型であるが、これは一例であって、本発明はこれに限定されるものではない。

#### 【0046】

第1のスイッチングトランジスタT1のゲートは、走査信号SELが供給される走査線に接続され、そのソースは、データ電流I<sub>data</sub>が供給されるデータ線Xに接続されている。第1のスイッチングトランジスタT1のドレインは、制御トランジスタT5のドレインと、駆動トランジスタT4のソースと、キャパシタCの一方の電極とに共通接続されている。キャパシタCの他方の電極は、駆動トランジスタT4のゲートと、第2のスイッチングトランジスタT2のソースとに共通接続されている。第2のスイッチングトランジスタT2のゲートは、第1のスイッチングトランジスタT1と同様に、走査信号SELが供給される走査線に接続されている。第2のスイッチングトランジスタT2のドレインは、駆動トランジスタT4のドレインと、有機EL素子OLEDのアノードとに共通接続されている。この有機EL素子OLEDのカソードには、電位V<sub>ss</sub>が印加されている。制御トランジスタT5のゲートは、パルス信号PLSが供給される信号線に接続され、そのソースには、電源電位V<sub>dd</sub>が印加されている。

#### 【0047】

図6は、本実施形態に係る画素2の駆動タイミングチャートである。図5の画素回路では、1垂直走査期間t0～t2のほぼ全体に亘って、有機EL素子OLEDに電流が流れるため、有機EL素子OLEDが発光する。上述した実施形態と同様に、1垂直走査期間t0～t2は、プログラミング期間t0～t1と駆動期間t1～t2とに分けられる。

#### 【0048】

まず、プログラミング期間 $t_0 \sim t_1$ では、画素2の選択によって、キャパシタCに対するデータの書き込みが行われる。タイミング $t_0$ において、走査信号SELがLレベルに立ち下がり、スイッチングトランジスタT1, T2が共にオンする。これにより、データ線Xと駆動トランジスタT4のソースとが電気的に接続されるとともに、駆動トランジスタT4は、自己のゲートと自己のドレインとが電気的に接続されたダイオード接続となる。これにより、駆動トランジスタT4は、データ線Xより供給されたデータ電流 $I_{data}$ を自己のチャネルに流し、このデータ電流 $I_{data}$ に応じたゲート電圧 $V_g$ を自己のゲートに発生させる。駆動トランジスタT4のゲートとソースとの間に接続されたキャパシタCには、発生したゲート電圧 $V_g$ に応じた電荷が蓄積され、データが書き込まれる。このように、プログラミング期間 $t_0 \sim t_1$ において、駆動トランジスタT4は、キャパシタCにデータを書き込むプログラミングトランジスタとして機能する。

#### 【0049】

プログラミング期間 $t_0 \sim t_1$ では、パルス信号PLSがHレベルに維持されているため、制御トランジスタT5はオフのままである。したがって、電源電位 $V_d$ から電位 $V_{ss}$ に向かう駆動電流 $I_{oled}$ の電流経路自体は遮断され続ける。しかしながら、データ線Xと電位 $V_{ss}$ との間に、第1のスイッチングトランジスタT1と駆動トランジスタT4と有機EL素子OLEDとを介した、データ電流 $I_{data}$ の電流経路が形成される。したがって、プログラミング期間 $t_0 \sim t_1$ においても、データ電流 $I_{data}$ に応じた輝度で有機EL素子OLEDが発光する。

#### 【0050】

つぎに、駆動期間 $t_1 \sim t_2$ では、キャパシタCに蓄積された電荷に応じた駆動電流 $I_{oled}$ が有機EL素子OLEDを流れ、有機EL素子OLEDが発光する。まず、駆動開始タイミング $t_1$ において、走査信号SELがHレベルに立ち上がり、スイッチングトランジスタT1, T2が共にオフする。これにより、データ電流 $I_{data}$ が供給されたデータ線Xと駆動トランジスタT4のソースとが電気的に分離され、駆動トランジスタT4のゲートとドレインとの間も電気的に分離される。駆動トランジスタT4のゲートには、キャパシタCの蓄積電荷に応じて、ゲート電圧 $V_g$ 相当が印加される。

### 【0051】

タイミング  $t_1$ における走査信号SELの立ち上がりと同期して、それ以前はHレベルだったパルス信号PLSは、パルス波形へと変化する。これにより、パルス信号PLSによって導通制御される制御トランジスタT5は、オンとオフとを交互に繰り返すことになる。制御トランジスタT5がオンの場合、駆動電流  $I_{oled}$ の電流経路が形成される。有機EL素子OLEDを流れる駆動電流  $I_{oled}$ は、キャパシタCの蓄積電荷に起因したゲート電圧  $V_g$ によって制御され、この電流レベルに応じた輝度で、有機EL素子OLEDが発光する。一方、制御トランジスタT5がオフの場合、駆動電流  $I_{oled}$ の電流経路が制御トランジスタT5によって強制的に遮断される。このような制御トランジスタT5の導通制御を通じて、駆動期間  $t_1 \sim t_2$ において、有機EL素子OLEDの発光が断続的に繰り返される。

### 【0052】

本実施形態によれば、制御トランジスタT5の導通制御により、画素2が選択されてから次に選択されるまでの期間  $t_0 \sim t_2$ において、駆動電流  $I_{oled}$ の電流経路の遮断が複数回行われる。このため、駆動期間  $t_1 \sim t_2$ において、有機EL素子OLEDの発光と非発光とが繰り返される。その結果、第1の実施形態と同様に、画素2の光学応答をインパルス型に近づけることができ、かつ、黒表示を分散させることによって、表示画像のちらつきの低減を図ることができる。その結果、表示品質の一層の向上を図ることが可能となる。

### 【0053】

なお、本実施形態では、有機EL素子OLEDの断続的な発光を、駆動電流  $I_{oled}$ の電流経路中に存在する制御トランジスタT5の導通制御により行っている。しかしながら、例えば、図7または図8に示すように、駆動電流  $I_{oled}$ の電流経路中に、制御トランジスタT5とは別に第2の制御トランジスタT6を追加した場合でも、同様のことを実現できる。図7の画素回路では、第2の制御トランジスタT6を、第1の制御トランジスタT5のドレインと駆動トランジスタT4のソースとの間に設けている。また、図8の画素回路では、第2の制御トランジスタT6を、駆動トランジスタT4のドレインと有機EL素子OLEDのアノードとの間に設けている。第2の制御トランジスタT6は、一例として、nチャネル型のトラン

ジスタであり、そのゲートには、パルス信号PLSが供給される。一方、第1の制御トランジスタT5のゲートには、制御信号GPが供給される。

#### 【0054】

図9は、図7または図8の画素2の駆動のタイミングチャートである。制御信号GPは、プログラミング期間t0～t1において、Hレベルに維持される。したがって、駆動電流Ioledの電流経路は、制御信号GPで導通制御される制御トランジスタT5によって複数回遮断される。また、このプログラミング期間t0～t1では、パルス信号PLSがHレベルになるため、第2の制御トランジスタT6がオンする。したがって、図5の画素回路と同様に、データ電流Idataの電流経路が形成されて、キャパシタCにデータが書き込まれるとともに、有機EL素子OLEDが発光する。続く駆動期間t1～t2では、制御信号GPがHレベルになるとともに、パルス信号PLSがパルス波形になる。したがって、パルス信号PLSによる第2の制御トランジスタT6の導通制御を通じて、有機EL素子OLEDの発光が断続的に繰り返される。

#### 【0055】

##### (第3の実施形態)

本実施形態は、駆動トランジスタがプログラミングトランジスタとしての機能も担う、電流プログラム方式における画素回路の構成に関する。本実施形態において、1つの水平ラインYは、走査信号SELが供給される1本の走査線と、パルス信号PLSが供給される1本の信号線とによって構成されている。

#### 【0056】

図10は、本実施形態に係る画素2の回路図である。1つの画素2は、有機EL素子OLED、4つのトランジスタT1, T2, T4, T5およびキャパシタCによって構成されている。なお、本実施形態に係る画素回路では、nチャネル型のトランジスタT1, T2, T5とpチャネル型のトランジスタT4とが用いられているが、これは一例であって、本発明はこれに限定されるものではない。

#### 【0057】

第1のスイッチングトランジスタT1のゲートは、走査信号SELが供給される走査線に接続され、そのソースは、データ電流Idataが供給されるデータ線X

に接続されている。第1のスイッチングトランジスタT1のドレインは、第2のスイッチングトランジスタT2のソースと、駆動トランジスタT4のドレインと、制御トランジスタT5のドレインとに共通接続されている。第2のスイッチングトランジスタT2のゲートは、第1のスイッチングトランジスタT1と同様に、走査信号S E Lが供給される走査線に接続されている。第2のスイッチングトランジスタT2のドレインは、キャパシタCの一方の電極と、駆動トランジスタT4のゲートとに共通接続されている。キャパシタCの他方の電極と駆動トランジスタT4のソースとには、電源電位Vddが印加されている。パルス信号P L Sがゲートに供給された制御トランジスタT5は、駆動トランジスタT4のドレインと有機EL素子OLEDのアノードとの間に設けられている。この有機EL素子OLEDのカソードには、電位Vssが印加されている。

#### 【0058】

図11は、本実施形態に係る画素2の駆動タイミングチャートである。上述した実施形態と同様、1垂直走査期間t0～t2は、プログラミング期間t0～t1と駆動期間t1～t2とに分けられる。

#### 【0059】

まず、プログラミング期間t0～t1では、画素2の選択によって、キャパシタCに対するデータの書き込みが行われる。タイミングt0において、走査信号S E LがHレベルに立ち上がり、スイッチングトランジスタT1, T2が共にオンする。これにより、データ線Xと駆動トランジスタT4のドレインとが電気的に接続されるとともに、駆動トランジスタT4は、自己のゲートと自己のドレインとが電気的に接続されたダイオード接続となる。これにより、駆動トランジスタT4は、データ線Xより供給されたデータ電流I<sub>data</sub>を自己のチャネルに流し、このデータ電流I<sub>data</sub>に応じたゲート電圧Vgを自己のゲートに発生させる。駆動トランジスタT4のゲートに接続されたキャパシタCには、発生したゲート電圧Vgに応じた電荷が蓄積され、データが書き込まれる。このように、プログラミング期間t0～t1において、駆動トランジスタT4は、キャパシタCにデータを書き込むプログラミングトランジスタとして機能する。

#### 【0060】

プログラミング期間  $t_0 \sim t_1$  では、パルス信号 PLS が L レベルに維持されているため、制御トランジスタ T5 はオフのままである。したがって、有機EL素子 OLED に対する駆動電流  $I_{oled}$  の電流経路が遮断され続けるため、この期間  $t_0 \sim t_1$ において、有機EL素子 OLED は発光しない。

### 【0061】

つぎに、駆動期間  $t_1 \sim t_2$  では、キャパシタ C に蓄積された電荷に応じた駆動電流  $I_{oled}$  が有機 EL 素子 OLED を流れ、有機 EL 素子 OLED が発光する。まず、駆動開始タイミング  $t_1$  において、走査信号 SEL が L レベルに立ち下がり、スイッチングトランジスタ T1, T2 が共にオフする。これにより、データ電流  $I_{data}$  が供給されたデータ線 X と駆動トランジスタ T4 のドレインとが電気的に分離され、駆動トランジスタ T4 のゲートとドレインとの間も電気的に分離される。駆動トランジスタ T4 のゲートには、キャパシタ C の蓄積電荷に応じて、ゲート電圧  $V_g$  相当が印加される。

### 【0062】

タイミング  $t_1$  における走査信号 SEL の立ち下がりと同期して、それ以前は L レベルだったパルス信号 PLS は、パルス波形へと変化する。このパルス波形は、画素 2 の次の選択が開始されるタイミング  $t_2$  に至るまで継続される。これにより、パルス信号 PLS によって導通制御される制御トランジスタ T5 は、オンとオフとを交互に繰り返すことになる。制御トランジスタ T5 がオンの場合、駆動電流  $I_{oled}$  の電流経路が形成されるため、有機 EL 素子 OLED は、駆動電流  $I_{oled}$  に応じた輝度で発光する。一方、制御トランジスタ T5 がオフの場合、駆動電流  $I_{oled}$  の電流経路が制御トランジスタ T5 によって強制的に遮断される。このような制御トランジスタ T5 の導通制御を通じて、駆動電流  $I_{oled}$  の電流経路の遮断が繰り返されるため、有機 EL 素子 OLED の発光と非発光とが複数回行われる。

### 【0063】

このように、本実施形態によれば、上述した実施形態と同様に、画素 2 の光学応答をインパルス型に近づけることができ、かつ、黒表示を分散させることによって、表示画像のちらつきの低減を図ることができる。その結果、表示品質の一

層の向上を図ることができる。

#### 【0064】

(第4の実施形態)

本実施形態は、電圧プログラム方式における画素回路の構成に係り、特に、C C (Conductance Control) 法と呼ばれるものに関する。ここで、「電圧プログラム方式」とは、データ線Xに対するデータの供給を電圧ベースで行う方式をいう。本実施形態において、1つの水平ラインYは、走査信号S E Lが供給される1本の走査線と、パルス信号P L Sが供給される1本の信号線とによって構成されている。電圧プログラム方式では、データ電圧V dataをデータ線Xにそのまま出力する関係上、データ線駆動回路4に可変電流源を設ける必要はない。

#### 【0065】

図12は、本実施形態に係る画素2の回路図である。1つの画素2は、有機EL素子OLED、3つのトランジスタT1, T4, T5およびキャパシタCによって構成されている。なお、本実施形態に係る画素回路では、トランジスタT1, T4, T5のタイプはすべてnチャネル型であるが、これは一例であって、本発明はこれに限定されるものではない。

#### 【0066】

スイッチングトランジスタT1のゲートは、走査信号S E Lが供給される走査線に接続され、そのドレインは、データ電圧V dataが供給されるデータ線Xに接続されている。スイッチングトランジスタT1のソースは、キャパシタCの一方の電極と、駆動トランジスタT4のゲートとに共通接続されている。キャパシタCの他方の電極には電位V ssが印加されており、駆動トランジスタT4のドレインには電源電位V ddが印加されている。制御トランジスタT5は、パルス信号P L Sによって導通制御され、そのソースは、有機EL素子OLEDのアノードに接続されている。この有機EL素子OLEDのカソードには、電位V ssが印加されている。

#### 【0067】

図13は、本実施形態に係る画素2の駆動タイミングチャートである。まず、タイミングt0において、走査線S E LがHレベルに立ち上がり、スイッチング

トランジスタT1がオンする。これにより、データ線Xに供給されたデータ電圧V<sub>data</sub>が、スイッチングトランジスタT1を介して、キャパシタCの一方の電極に印加され、データ電圧V<sub>data</sub>相当の電荷がキャパシタCに蓄積される（データの書き込み）。なお、タイミングt0からタイミングt1までの期間において、パルス信号PLSはLレベルに維持されるため、制御トランジスタT5はオフのままである。したがって、有機EL素子OLEDに対する駆動電流I<sub>oled</sub>の電流経路が遮断されるため、前半の期間t0～t1において、有機EL素子OLEDは発光しない。

#### 【0068】

前半の期間t0～t1に続く後半の期間t1～t2では、キャパシタCに蓄積された電荷に応じた駆動電流I<sub>oled</sub>が有機EL素子OLEDを流れ、有機EL素子OLEDが発光する。タイミングt1では、走査信号SELがLレベルに立ち下がり、スイッチングトランジスタT1がオフする。これにより、キャパシタCの一方の電極に対するデータ電圧V<sub>data</sub>の印加が停止するが、キャパシタCの蓄積電荷によって、駆動トランジスタT4のゲートにはゲート電圧Vg相当が印加される。

#### 【0069】

タイミングt1における走査信号SELの立ち下がりと同期して、それ以前はLレベルだったパルス信号PLSは、パルス波形へと変化する。このパルス波形は、画素2の次の選択が開始されるタイミングt2に至るまで継続される。このような制御トランジスタT5の導通制御を通じて、駆動電流I<sub>oled</sub>の電流経路の遮断が複数回行われるため、有機EL素子OLEDの発光と非発光とが繰り返される。

#### 【0070】

このように、本実施形態によれば、上述した実施形態と同様に、画素2の光学応答をインパルス型に近づけることができ、かつ、黒表示を分散させることによって、表示画像のちらつきの低減を図ることができる。その結果、表示品質の一層の向上を図ることができる。なお、本実施形態において、パルス信号PLSの波形をパルス状にする開始タイミングは、走査信号SELの立ち下がりタイミングt1と同じでもよいが、特に低階調データの書き込みの安定性を考慮するなら

ば、これよりも所定の時間だけ早く設定してもよい。

#### 【0071】

(第5の実施形態)

本実施形態は、電圧プログラム方式の画素回路を駆動する画素回路の構成に関する。本実施形態において、1つの水平ラインYは、第1の走査信号および第2の走査信号がそれぞれ供給される2本の走査線と、パルス信号PLSが供給される1本の信号線とによって構成されている。

#### 【0072】

図14は、本実施形態に係る画素2の回路図である。1つの画素2は、有機EL素子OLED、4つのトランジスタT1, T2, T4, T5および2つのキャパシタC1, C2によって構成されている。なお、本実施形態に係る画素回路では、トランジスタT1, T2, T4, T5のタイプがすべてpチャネル型であるが、これは一例であって、本発明はこれに限定されるものではない。

#### 【0073】

第1のスイッチングトランジスタT1のゲートは、走査信号SELが供給される走査線が接続され、そのソースは、データ電圧Vdataが供給されるデータ線Xに接続されている。第1のスイッチングトランジスタT1のドレインは、第1のキャパシタC1の一方の電極に接続されている。また、第1のキャパシタC1の他方の電極は、第2のキャパシタC2の一方の電極と、第2のスイッチングトランジスタT2のソースと、駆動トランジスタT4のゲートとに共通接続されている。第2のキャパシタC2の他方の電極と駆動トランジスタT4のソースとには、電源電位Vddが印加されている。第2のスイッチングトランジスタT2のゲートには第2の走査信号SEL2が供給され、そのドレインは、駆動トランジスタT4のドレインと制御トランジスタT5のソースとに共通接続されている。パルス信号PLSがゲートに供給された制御トランジスタT5は、駆動トランジスタT4のドレインと有機EL素子OLEDのアノードとの間に設けられている。この有機EL素子OLEDのカソードには、電位Vssが印加されている。

#### 【0074】

図15は、本実施形態に係る画素2の駆動タイミングチャートである。1垂直

走査期間  $t_0 \sim t_4$  は、期間  $t_0 \sim t_1$  と、オートゼロ期間  $t_1 \sim t_2$  と、ロードデータ期間  $t_2 \sim t_3$  と、駆動期間  $t_3 \sim t_4$  とに分けられる。

### 【0075】

まず、期間  $t_0 \sim t_1$  において、駆動トランジスタ T4 のドレインの電位が電位  $V_{ss}$  に設定される。具体的には、タイミング  $t_0$  において、第 1 および第 2 の走査信号 SEL1, SEL2 が共に L レベルに立ち下がって、第 1 および第 2 のスイッチングトランジスタ T1, T2 が共にオンする。この期間  $t_0 \sim t_1$  では、データ線 X に対して電源電位  $V_{dd}$  が固定的に印加されているため、第 1 のキャパシタ C1 の一方の電極には電源電位  $V_{dd}$  が印加される。また、この期間  $t_0 \sim t_1$  では、パルス信号 PLS が L レベルに維持されているため、制御トランジスタ T5 がオンする。これにより、制御トランジスタ T5 と有機 EL 素子 OLED を介した電流経路が形成され、駆動トランジスタ T4 のドレイン電位が電位  $V_{ss}$  となる。したがって、駆動トランジスタ T4 のソースを基準としたゲート電圧  $V_{gs}$  がマイナスになって、駆動トランジスタ T4 がオンする。

### 【0076】

つぎに、オートゼロ期間  $t_1 \sim t_2$  において、駆動トランジスタ T4 のゲート電圧  $V_{gs}$  が閾値電圧  $V_{th}$  になる。この期間  $t_1 \sim t_2$  では、走査信号 SEL1, SEL2 は共に L レベルなので、スイッチングトランジスタ T1, T2 のオン状態が維持される。タイミング  $t_1$  において、パルス信号 PLS が H レベルに立ち上がり、制御トランジスタ T5 がオフになるが、第 1 のキャパシタ C1 の一方の電極には、データ線からの電源電位  $V_{dd}$  の印加が継続される。駆動トランジスタ T4 のゲートには、自己のチャネルと第 2 のスイッチングトランジスタ T2 を介して、自己のソースに印加された電源電位  $V_{dd}$  が印加される。これにより、駆動トランジスタ T4 のゲート間電圧  $V_{gs}$  は、自己の閾値電圧  $V_{th}$  まで押し上げられ、ゲート電圧  $V_{gs}$  が閾値電圧  $V_{th}$  になった時点で、駆動トランジスタ T4 がオフになる。その結果、駆動トランジスタ T4 のゲートに接続された 2 つのキャパシタ C1, C2 の電極には、それぞれ閾値電圧  $V_{th}$  が印加されることになる。一方、キャパシタ C1, C2 の対向する電極には、データ線 X からの電源電位  $V_{dd}$  が印加されているので、それぞれのキャパシタ C1, C2 の電位差は、電源電位  $V_{dd}$  と閾値電圧  $V_{th}$

との差 ( $V_{dd} - V_{th}$ ) に設定される（オートゼロ）。

### 【0077】

続くロードデータ期間  $t_2 \sim t_3$ において、オートゼロに設定されたキャパシタ C1, C2に対するデータの書き込みが行われる。この期間  $t_2 \sim t_3$ において、第1の走査信号 S E L 1は、それ以前と同様に L レベルに維持され、パルス信号 P L S も、それ以前と同様に H レベルに維持されている。したがって、第1のスイッチングトランジスタ T1はオンしたままであり、制御トランジスタ T5はオフしたままである。しかしながら、タイミング  $t_2$ において、第2の走査信号 S E L 2が H レベルに立ち上がるため、第2のスイッチングトランジスタ T2がオンからオフに変化する。また、データ電圧  $V_{data}$ として、従前の電源電位  $V_{dd}$ から  $\Delta V_{data}$ だけ低下させた電圧レベルがデータ線 X に印加される。変化量  $\Delta V_{data}$ は、画素 2 に書き込むデータに応じた可変値であり、これにより、第1のキャパシタ C1 の電位差が低下する。このように第1のキャパシタ C1 の電位差を変化させると、キャパシタ C1, C2 の容量分割の関係に従い、第2のキャパシタ C2 の電位差も変化する。変化後の各キャパシタ C1, C2 の電位差は、オートゼロ期間  $t_1 \sim t_2$  での電位差 ( $V_{dd} - V_{th}$ ) から変化量  $\Delta V_{data}$  相当を差し引いた値によって決まる。変化量  $\Delta V_{data}$  に起因したキャパシタ C1, C2 の電位差の変化によって、それぞれのキャパシタ C1, C2 に対してデータが書き込まれる。

### 【0078】

最後に、駆動期間  $t_3 \sim t_4$ において、第2のキャパシタ C2 に蓄積された電荷に応じた駆動電流  $I_{oled}$  が有機EL素子 OLED を流れ、有機EL素子 OLED が発光する。タイミング  $t_3$ において、第1の走査信号 S E L 1 が H レベルに立ち上がり、第1のスイッチングトランジスタ T1 がオンからオフに変化する（第2のスイッチングトランジスタ T2 はオフのままである）。また、データ線 X の電圧は、電源電位  $V_{dd}$  へと復帰する。これにより、データ電源電位  $V_{dd}$  が印加されたデータ線 X と第1のキャパシタ C1 の一方の電極とが分離されるとともに、駆動トランジスタ T4 のゲートとドレインとの間も分離される。したがって、駆動トランジスタ T4 のゲートには、第2のキャパシタ C2 の蓄積電荷に応じた電圧（ソースを基準としたゲート電圧  $V_{gs}$ ）が印加される。なお、駆動トランジスタ T4 を流れ

る電流  $I_{ds}$ （駆動電流  $I_{oled}$ に相当）の算出式には、駆動トランジスタ T4の閾値電圧  $V_{th}$ とゲート電圧  $V_{gs}$ とが変数として含まれる。しかしながら、ゲート電圧  $V_{gs}$ として、第2のキャパシタ C2の電位差（ $V_{gs}$ に相当）を代入した場合、駆動電流  $I_{oled}$ の算出式において、閾値電圧  $V_{th}$ が相殺される。その結果、駆動電流  $I_{oled}$ は、駆動トランジスタ T4の閾値電圧  $V_{th}$ の影響を受けることなく、データ電圧の変化量  $\Delta V_{data}$ のみに依存することになる。

#### 【0079】

駆動電流  $I_{oled}$ の電流経路は、電源電位  $V_{dd}$ から電位  $V_{ss}$ に向かって、駆動トランジスタ T4と制御トランジスタ T5と有機EL素子 OLEDとを介した経路となる。この駆動電流  $I_{oled}$ は、駆動トランジスタ T4のチャネル電流に相当し、第2のキャパシタ C2の蓄積電荷に起因したゲート電圧  $V_{gs}$ によって制御される。駆動期間  $t_3 \sim t_4$ では、上述した各実施形態と同様に、パルス信号 PLS がパルス状になるため、この信号 PLS によって導通制御される制御トランジスタ T5は、オンとオフとを交互に繰り返す。その結果、駆動電流  $I_{oled}$ の電流経路の遮断が繰り返されるため、有機EL素子 OLED の発光と非発光とが交互に行われる。

#### 【0080】

このように、本実施形態において、制御トランジスタ T5は、駆動期間  $t_3 \sim t_4$ において、駆動電流  $I_{oled}$ の電流経路の遮断を繰り返し、この駆動期間  $t_3 \sim t_4$ を除く期間  $t_0 \sim t_3$ において、駆動電流  $I_{oled}$ の電流経路を遮断し続ける。これにより、上述した実施形態と同様に、画素 2 の光学応答をインパルス型に近づけることができ、かつ、黒表示を分散させることによって、表示画像のちらつきの低減を図ることができる。その結果、表示品質の一層の向上を図ることができる。なお、本実施形態では、タイミング  $t_4$ において、パルス信号 PLS のパルス波形を終了しているが、特に低階調データの書き込みの安定性を考慮するならば、タイミング  $t_4$ よりも所定の時間だけ早く終了させてもよい。

#### 【0081】

なお、上述した各実施形態では、電気光学素子として有機EL素子 OLED を用いた例について説明した。しかしながら、本発明はこれに限定されるものではなく、それ以外の、駆動電流に応じた輝度で発光する電気光学素子に対して適用可能

である。

### 【0082】

また、上述した各実施形態に係る電気光学装置は、例えば、プロジェクタ、携帯電話機、携帯端末、モバイル型コンピュータ、パーソナルコンピュータ等を含む様々な電子機器に実装可能である。これらの電子機器に上述した電気光学装置を実装すれば、電子機器の商品価値を一層高めることができ、市場における電子機器の商品訴求力の向上を図ることができる。

### 【0083】

#### 【発明の効果】

このように、本発明によれば、駆動電流に応じた輝度で発光する電気光学素子を有する画素において、駆動電流の電流経路を遮断する、制御素子の一形態である制御トランジスタを設ける。そして、ある画素に対応する走査線が選択されながら、この走査線が次に選択されるまでの期間において、制御トランジスタの導通制御によって、駆動電流の電流経路を適宜のタイミングで遮断する。これにより、表示品質の一層の向上を図ることができる。

#### 【図面の簡単な説明】

【図1】第1の実施形態に係る電気光学装置のブロック構成図。

【図2】第1の実施形態に係る画素の回路図。

【図3】第1の実施形態に係る画素の駆動タイミングチャート。

【図4】第1の実施形態に係る画素の他の駆動タイミングチャート。

【図5】第2の実施形態に係る画素の回路図。

【図6】第2の実施形態に係る画素の駆動タイミングチャート。

【図7】第2の実施形態に係る画素の回路図の変形例。

【図8】第2の実施形態に係る画素の回路図の他の変形例。

【図9】第2の実施形態に係る画素の駆動タイミングチャート。

【図10】第3の実施形態に係る画素の回路図。

【図11】第3の実施形態に係る画素の駆動タイミングチャート。

【図12】第4の実施形態に係る画素の回路図。

【図13】第4の実施形態に係る画素の駆動タイミングチャート。

【図14】第5の実施形態に係る画素の回路図。

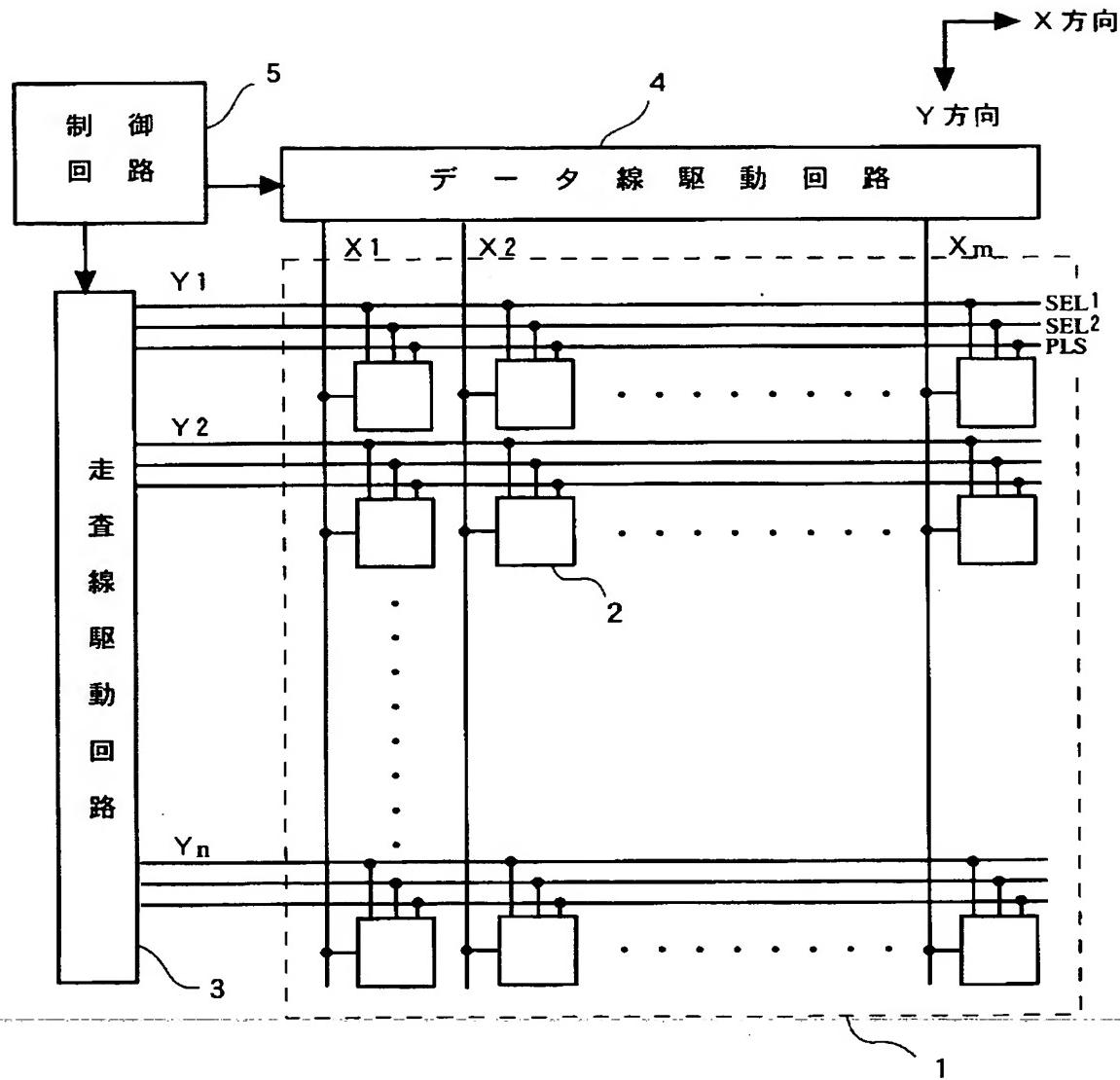
【図15】第5の実施形態に係る画素の駆動タイミングチャート。

【符号の説明】

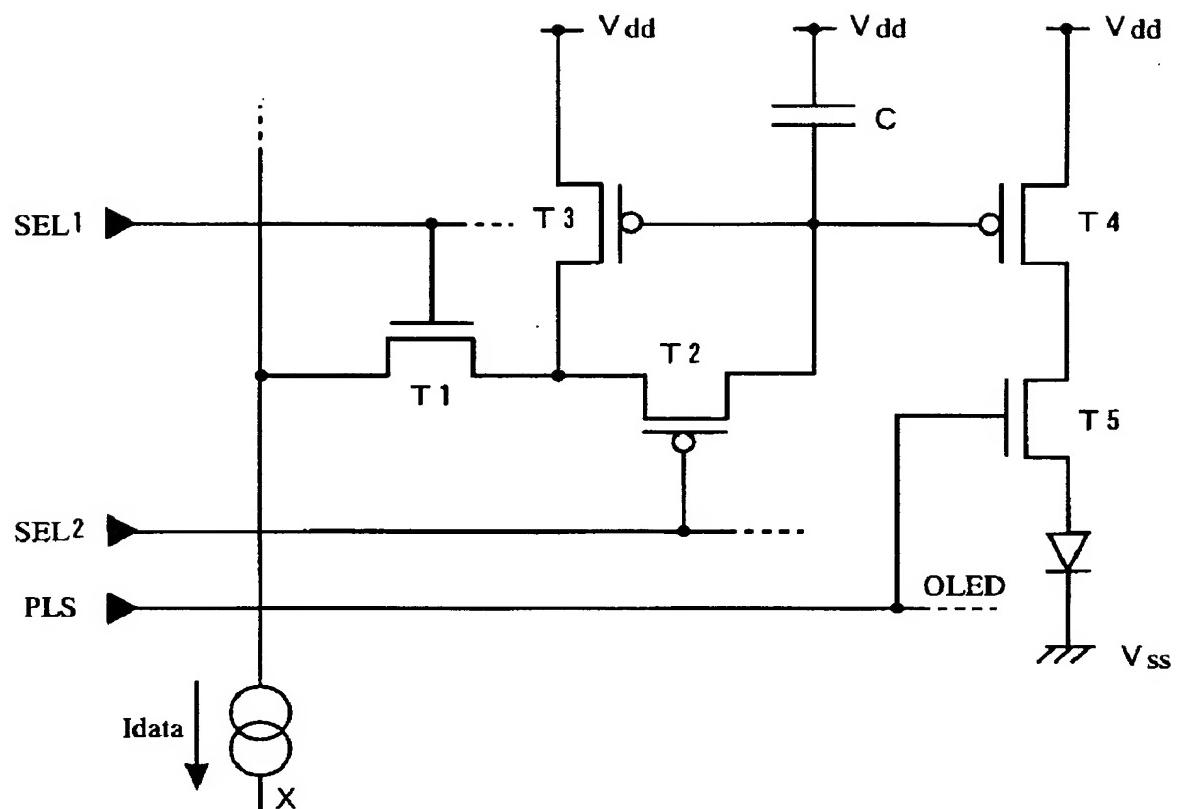
- 1 表示部
- 2 画素
- 3 走査線駆動回路
- 4 データ線駆動回路
- 5 制御回路
- T1 第1のスイッチングトランジスタ
- T2 第2のスイッチングトランジスタ
- T3 プログラミングトランジスタ
- T4 駆動トランジスタ
- T5 制御トランジスタ
- T6 第2の制御トランジスタ
- C キャパシタ
- C1 第1のキャパシタ
- C2 第2のキャパシタ
- OLED 有機EL素子

【書類名】図面

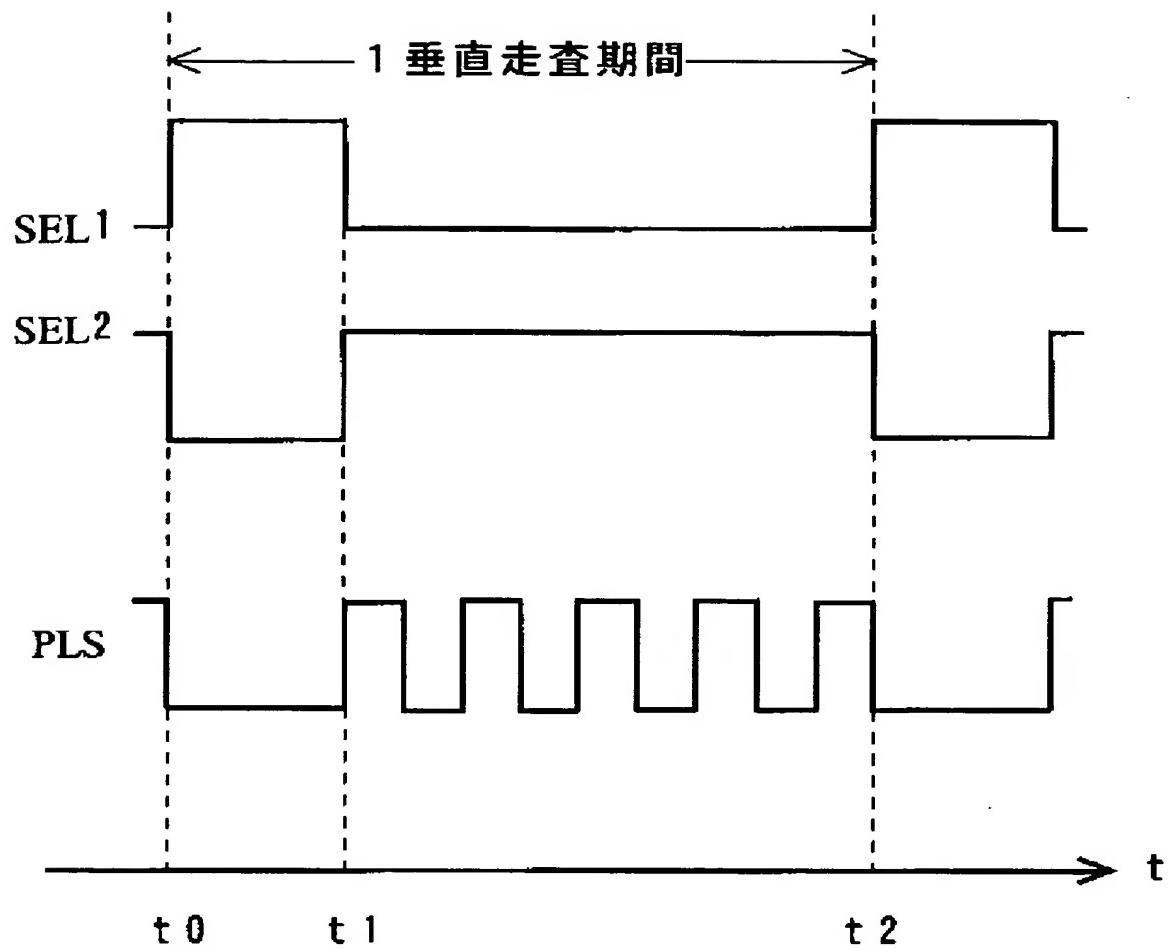
【図1】



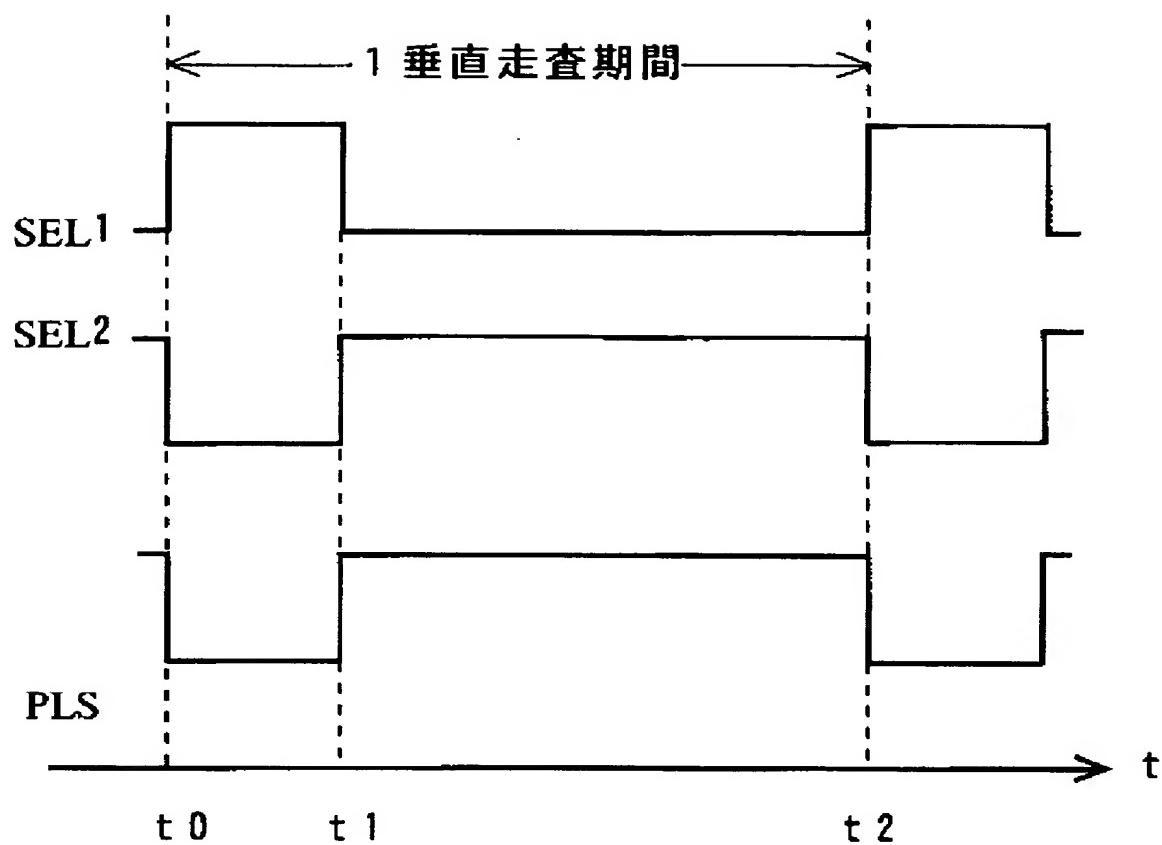
【図2】



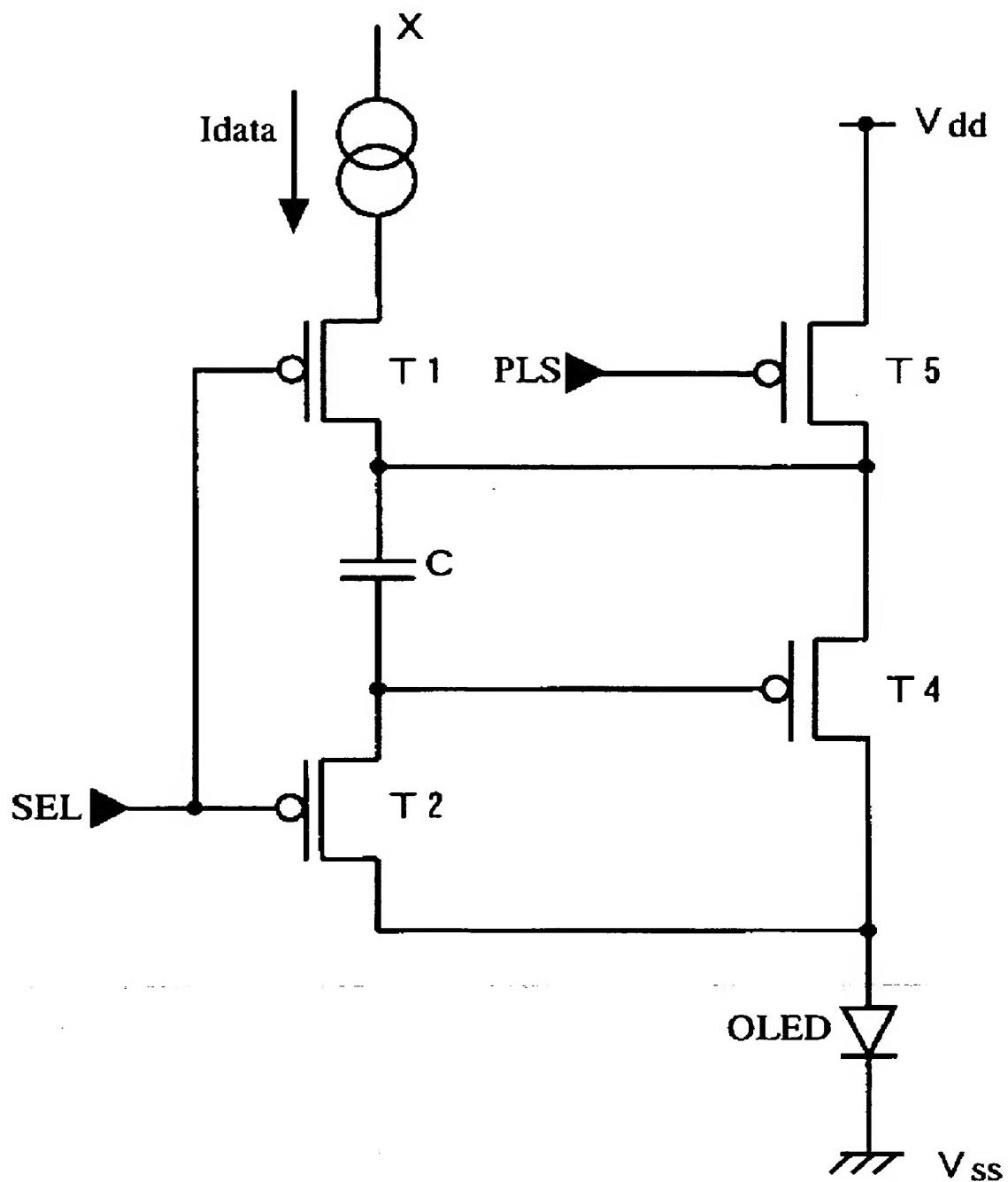
【図3】



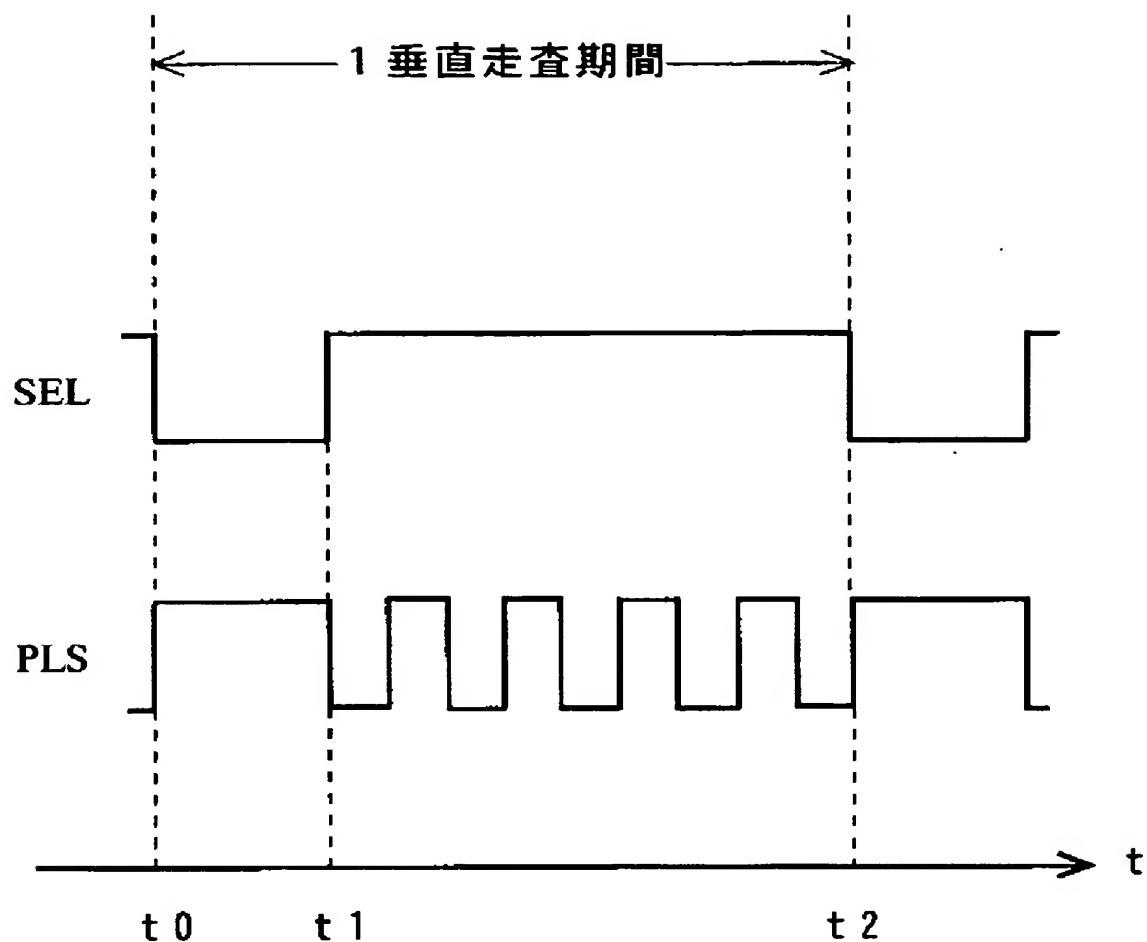
【図4】



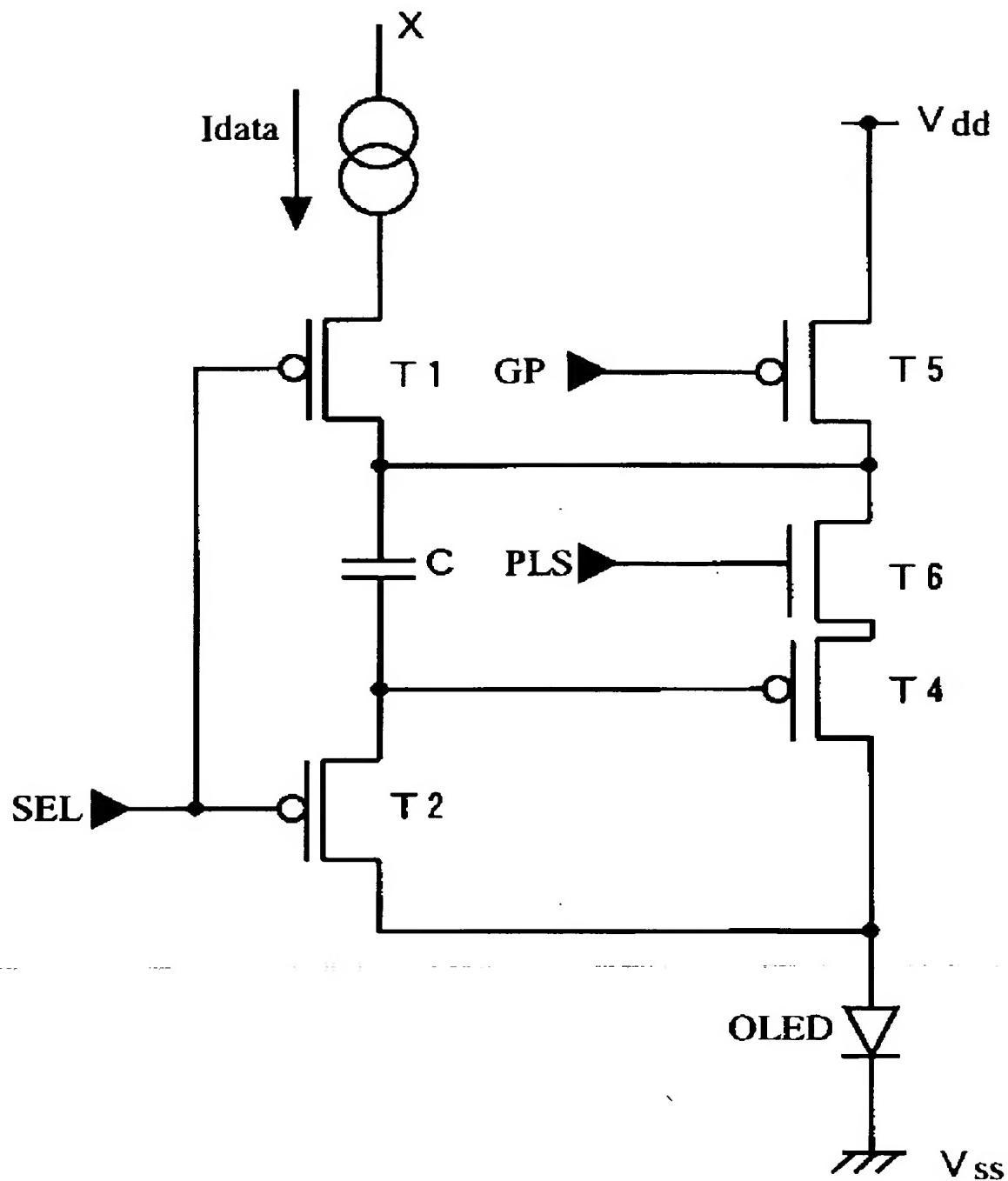
【図5】



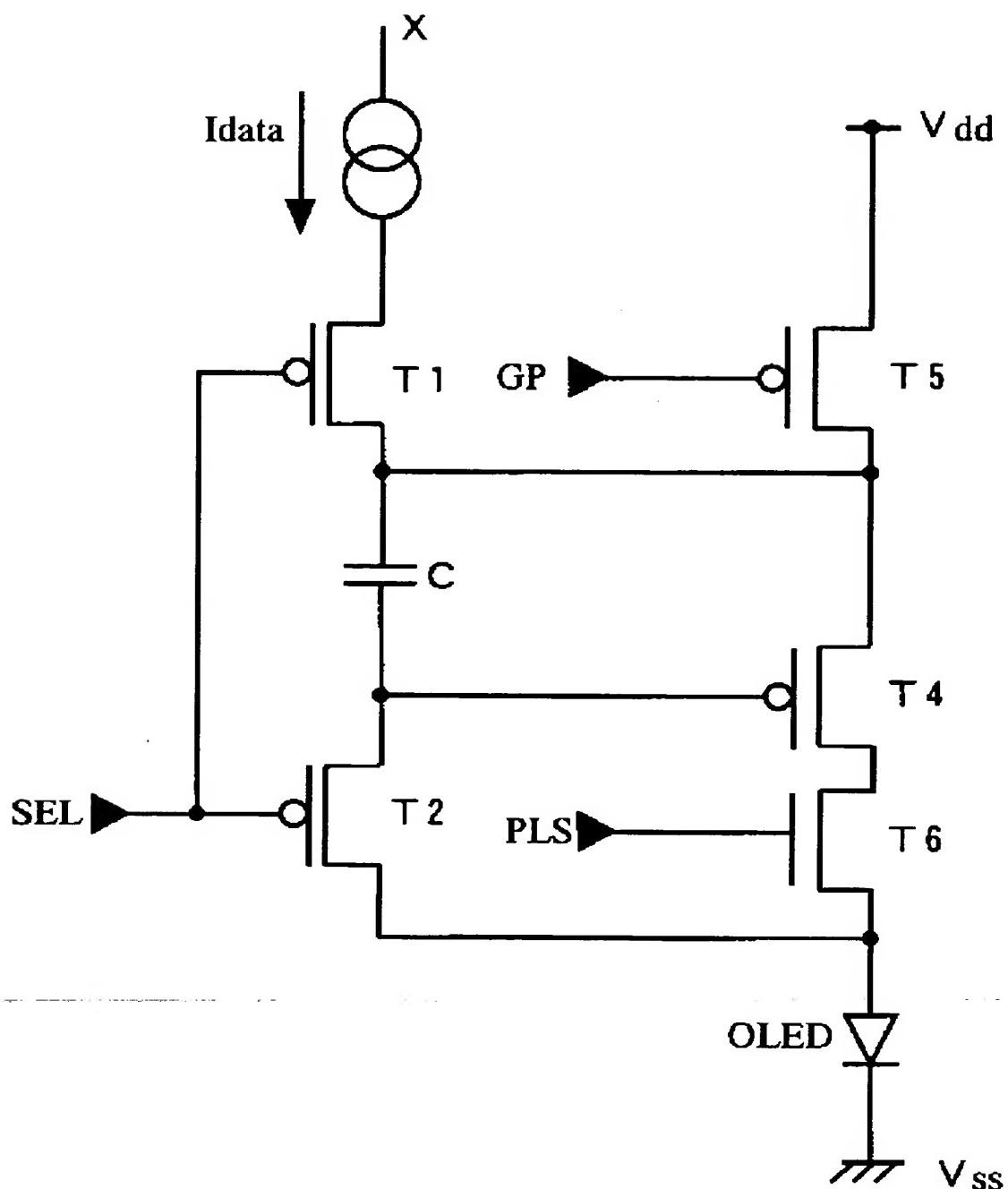
【図6】



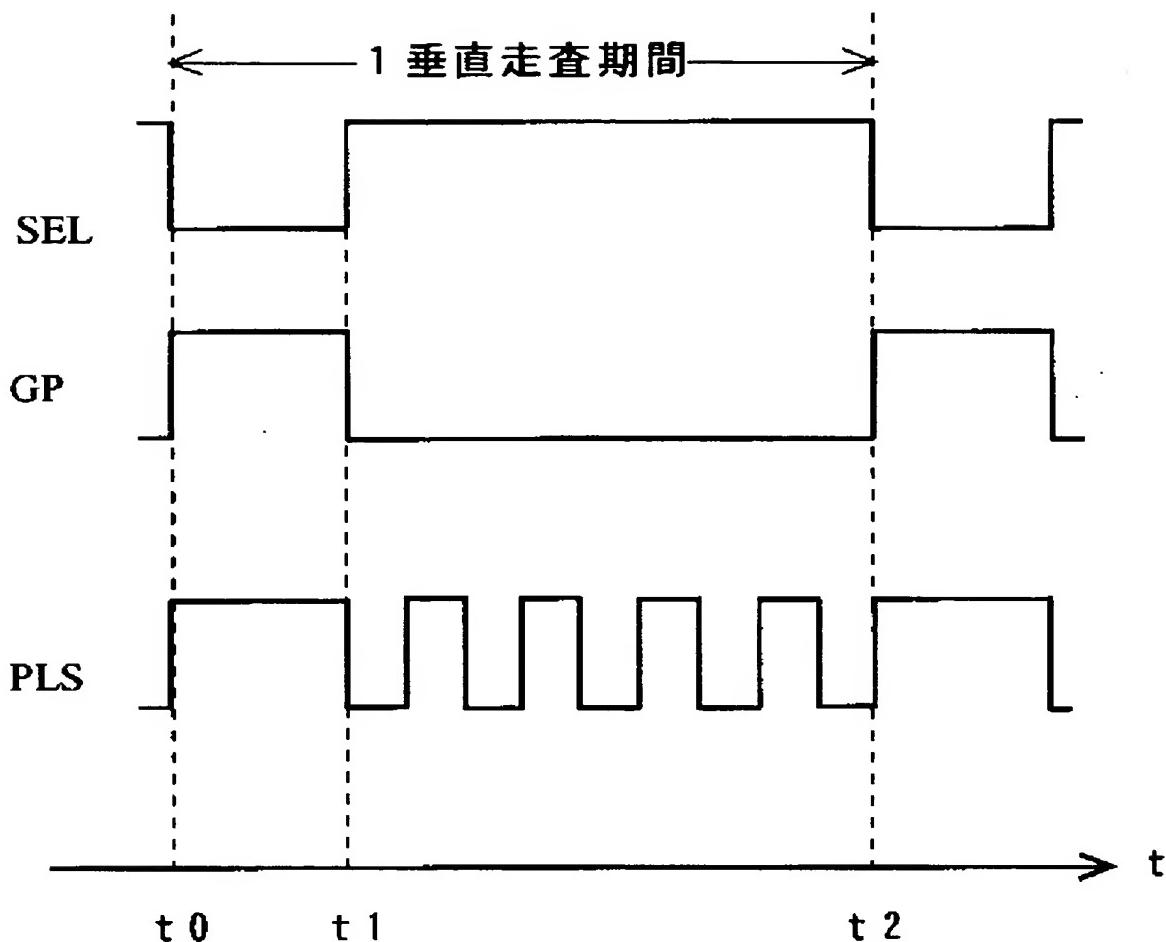
【図 7】



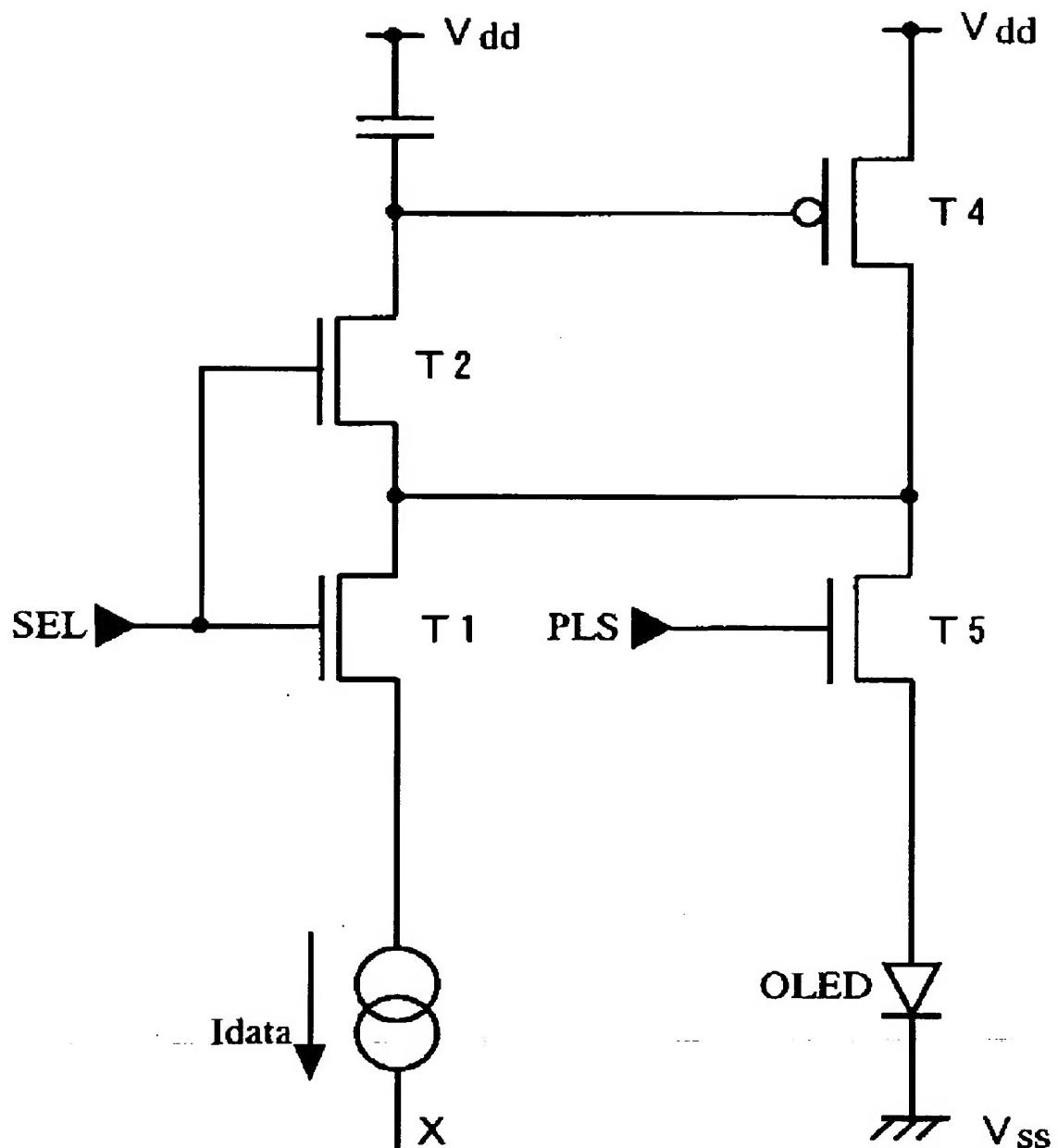
【図 8】



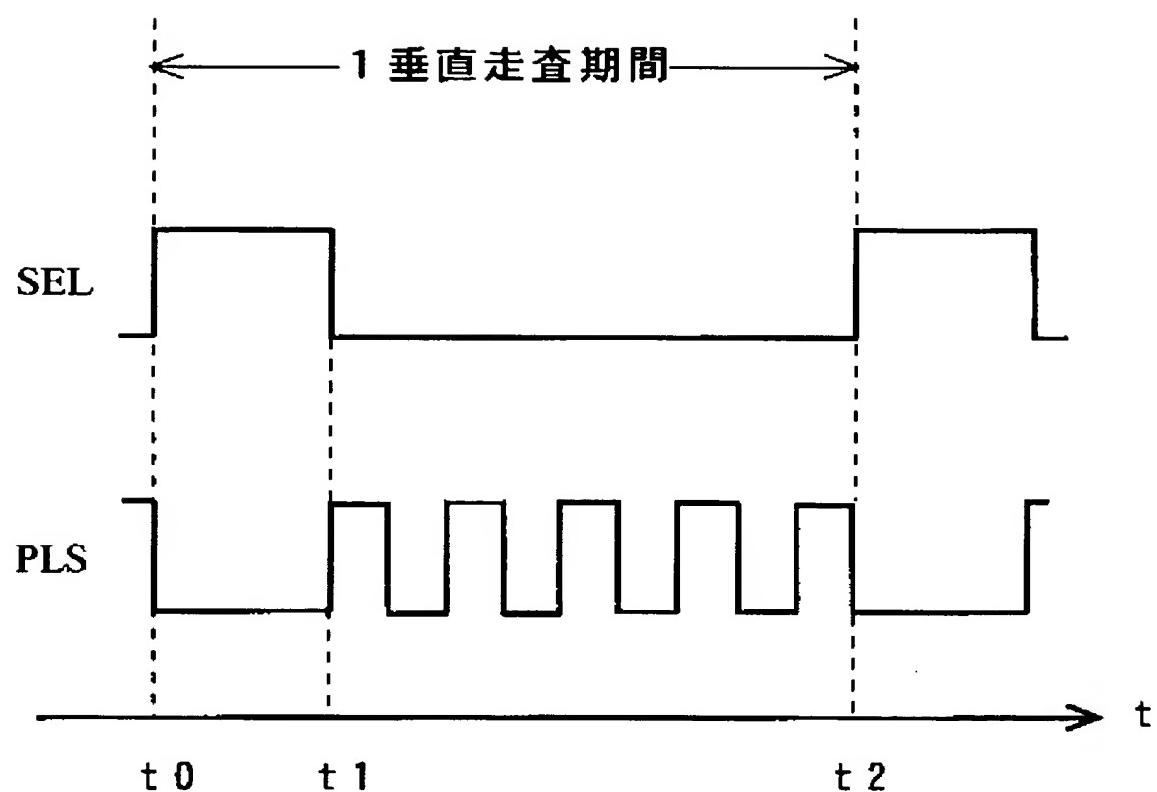
【図9】



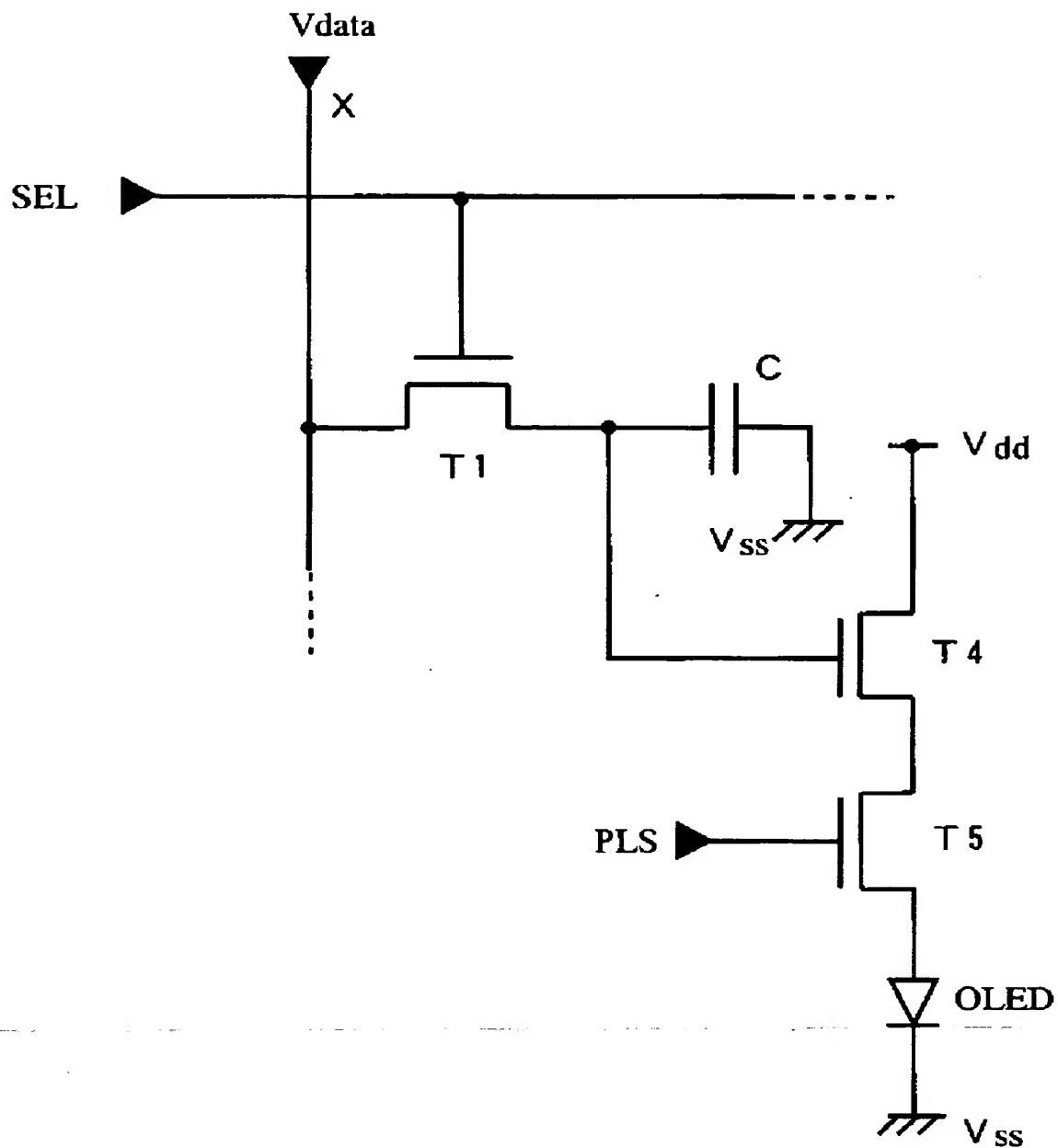
【図10】



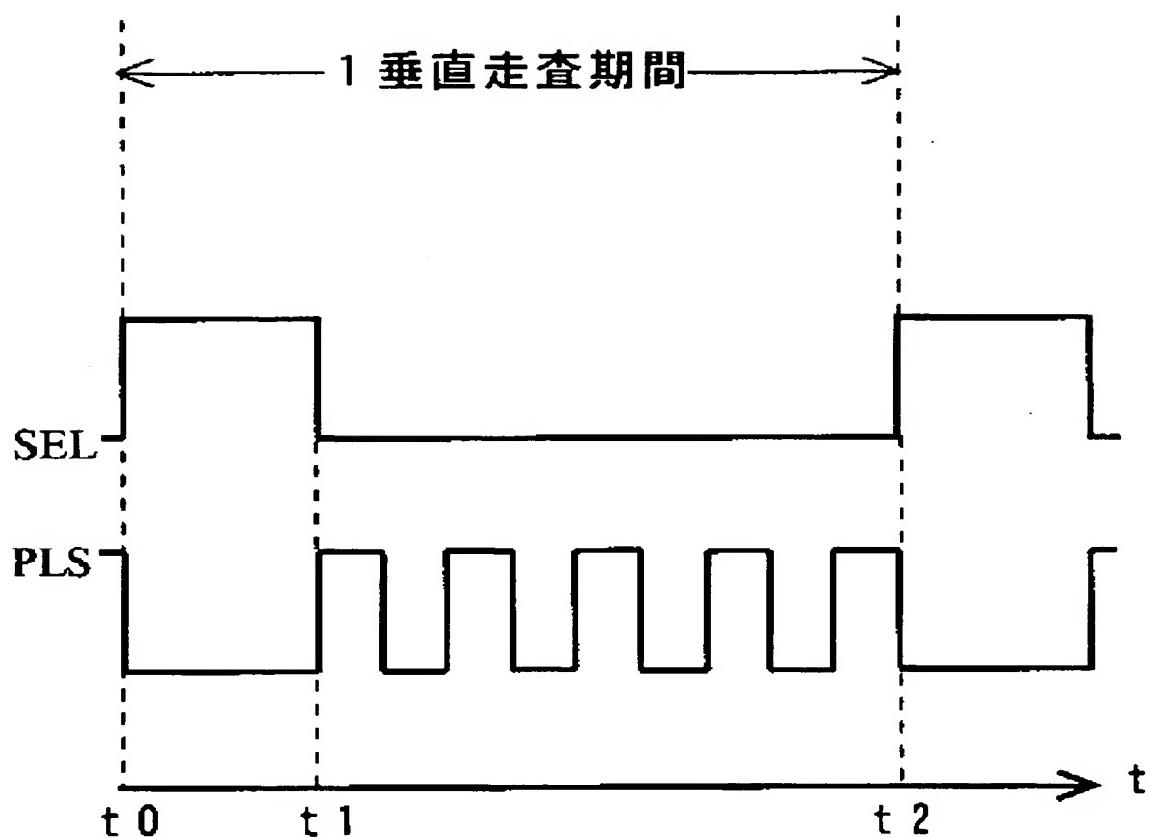
【図11】



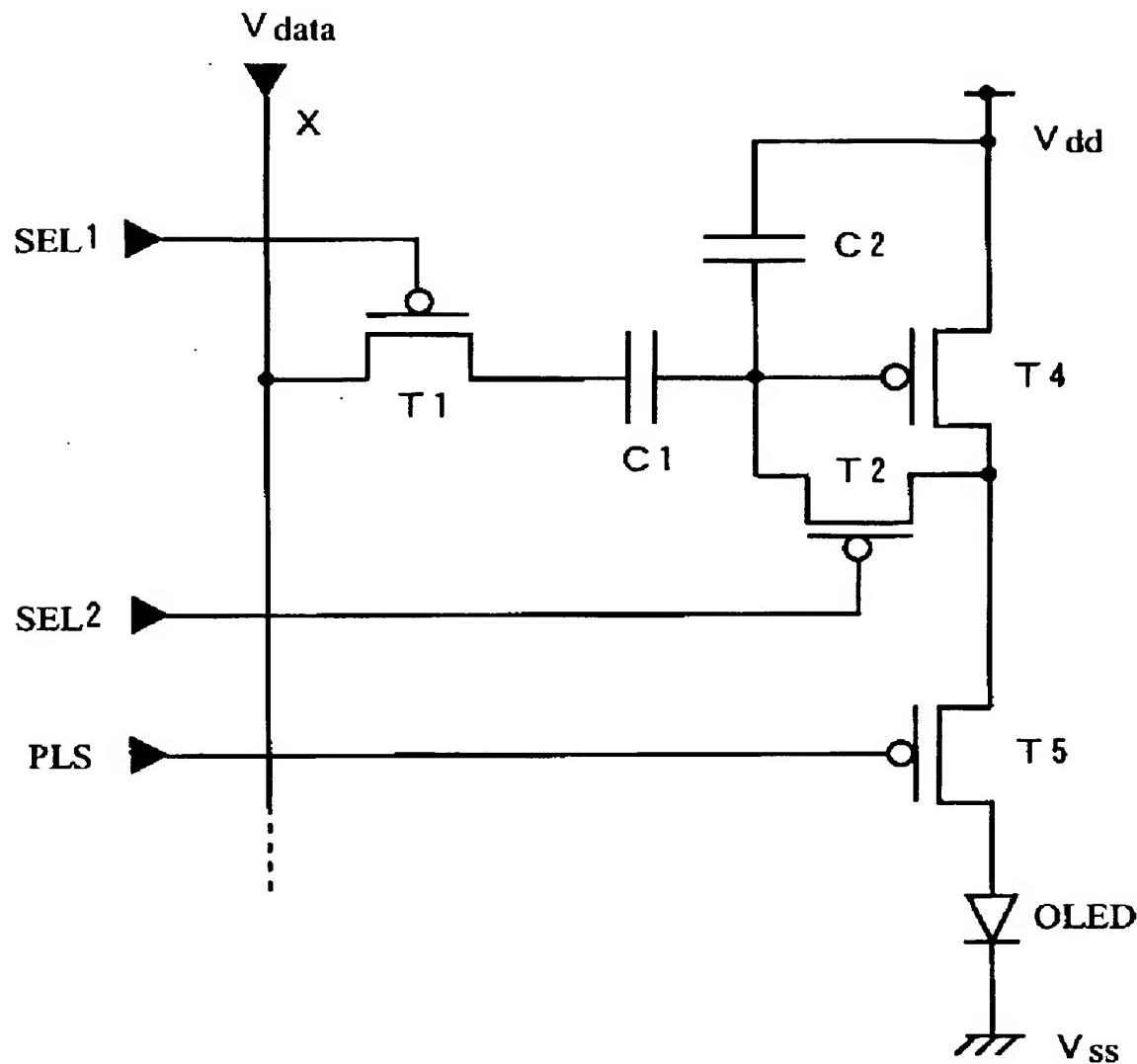
【図12】



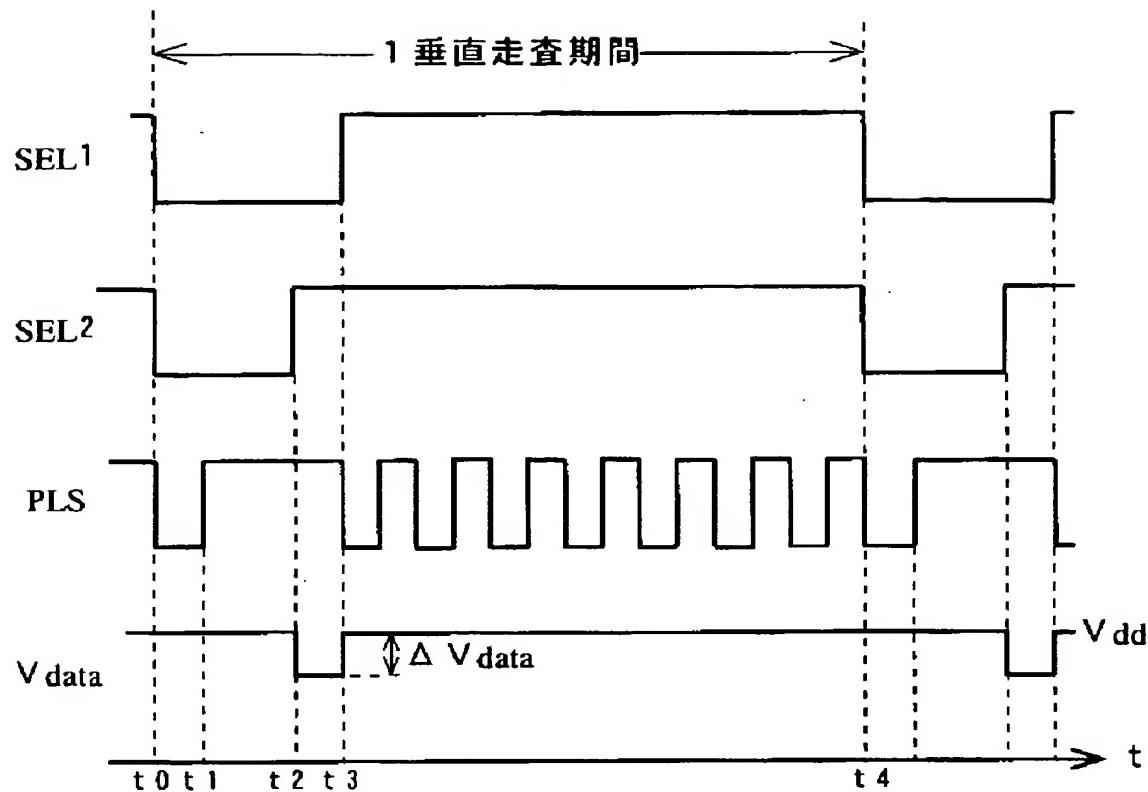
【図13】



【図14】



【図15】



【書類名】 要約書

【課題】 駆動電流に応じた輝度で発光する電気光学素子を用いた電気光学装置において、表示品質の改善を図る。

【解決手段】 画素のそれぞれは、駆動電流に応じた輝度で発光する有機EL素子OLEDと、データ線を介して供給されたデータに応じて、電荷を蓄積するキャパシタCと、キャパシタCに蓄積された電荷に応じて、駆動電流  $I_{oled}$ を設定し、設定された駆動電流  $I_{oled}$ を有機EL素子OLEDに供給する駆動トランジスタT4と、1垂直走査期間において、駆動電流  $I_{oled}$ の電流経路の遮断を繰り返す制御トランジスタT5とを有する。

特願 2002-360978

出願人履歴情報

識別番号 [000002369]

1. 変更年月日 1990年 8月20日

[変更理由] 新規登録

住 所 東京都新宿区西新宿2丁目4番1号

氏 名 セイコーエプソン株式会社